

T H E S E S

PRESENTEES

**A LA FACULTE DES SCIENCES D'ORSAY
UNIVERSITE DE PARIS**

POUR OBTENIR

LE TITRE DE DOCTEUR DE L'UNIVERSITE

par

Jean-Claude RAOUL

PREMIERE THESE

**SELECTION ET ACQUISITION DES DONNEES
POUR DES MESURES DES PARAMETRES DE ROTATION DE SPIN
DANS LA DIFFUSION PION-PROTON A HAUTE ENERGIE**

DEUXIEME THESE

Proposition données par la Faculté

Soutenues le 21 juin 1971, devant la Commission d'Examen

MM. A. BERTHELOT Président

B. GROSSETETE

J.F. DETOEUF Examineurs

P. FLEURY

T H E S E S

PRESENTEES

**A LA FACULTE DES SCIENCES D'ORSAY
UNIVERSITE DE PARIS**

POUR OBTENIR

LE TITRE DE DOCTEUR DE L'UNIVERSITE

par

Jean-Claude RAOUL

PREMIERE THESE

**SELECTION ET ACQUISITION DES DONNEES
POUR DES MESURES DES PARAMETRES DE ROTATION DE SPIN
DANS LA DIFFUSION PION-PROTON A HAUTE ENERGIE**

DEUXIEME THESE

Proposition données par la Faculté

Soutenues le 21 juin 1971, devant la Commission d'Examen

MM. A. BERTHELOT Président

B. GROSSETETE

J.F. DETOEUF

P. FLEURY

Examineurs



REMERCIEMENTS

Je désire exprimer toute ma gratitude à Monsieur J.C. Brisson à qui je dois ma formation en électronique nucléaire ainsi qu'à Messieurs Y. Ducros, J.P. Merlo et L. Van Rossum pour l'aide qu'ils m'ont apportée dans la détermination d'une partie importante de l'appareillage.

Je remercie Monsieur le Professeur A. Berthelot et Monsieur J.F. Detoef pour l'attention qu'ils ont bien voulu porter à ma thèse.

La diversité des techniques employées dans cette expérience montre bien que l'appareillage que nous avons décrit est le fruit d'un travail collectif et je tiens à remercier tous ceux qui, par leur amicale et efficace collaboration, m'ont permis de mener à bien ce travail : Messieurs A. Boucherie, J. Garcia et J.F. Mougel du Département d'Electronique Générale de Saclay, Mademoiselle Y. Beauval et Messieurs Ph. Loiselet et J. Kony du Département d'Informatique de Saclay, Monsieur J.M. Rousseau du Service des Techniques Instrumentales et, tout particulièrement, tous les techniciens du S.E.E. et les physiciens qui ont participé à l'expérience.

Je tiens aussi à remercier le S.T.I qui a réalisé une partie importante du dispositif instrumental et, en particulier, les techniciens qui ont assuré le fonctionnement de la cryogénie.

Enfin, je remercie de leur aide et de leur amabilité Madame O. Lebey et ses collaboratrices qui se sont chargées de la dactylographie et de l'impression de ce travail.



Digitized by the Internet Archive
in 2026

https://archive.org/details/IA41550419_0013

TABLE DES MATIERES

	Page
INTRODUCTION	1
Chapitre I - DESCRIPTION DE L'EXPERIENCE	4
Chapitre II - SELECTION DES EVENEMENTS ELASTIQUES	7
A - La logique	8
1 - Présélection	9
2 - Analyse angulaire	9
3 - Détection du cas : informations multiples dans un ou plusieurs hodoscopes	14
4 - Les données sélectionnées	16
B - Caractéristiques de l'électronique utilisée	17
1 - La porte logique de base MECL	18
2 - Les circuits de filtrage	22
3 - La logique matricielle et la logique de détection des "multiples"	23
Chapitre III - SYSTEME D'ACQUISITION ET DE GESTION DE L'EXPERIENCE : S.A.G.E.	26
A - Configuration générale du système	26
B - L'interface	28
1 - Adressage et multiplexage	29
2 - Le canal 04 : acquisition de données et contrôle de l'expérience	30
3 - Le canal 01 : acquisition sur 2 mots	41
4 - Le canal 03 : affichage numérique	43
5 - Le canal 06 : la console physicien	45
C - La programmation	48

	Page
1 - Gestion de la console	49
2 - Les programmes "d'application"	51
3 - Gestion des entrées-sorties par le canal W.....	52
CONCLUSION	55
1 - Les avantages des circuits intégrés	56
2 - Evolution des méthodes de travail	59
APPENDICE. LES INSTRUCTIONS DU CANAL PIN-POT	60

INTRODUCTION

L'appareillage que nous allons décrire a été utilisé au CERN en 1968 et 1969 pour mesurer la polarisation des protons de recul dans le cas de la réaction élastique pion-proton sur cible de protons polarisés^[1]. La mesure se fait dans un polarimètre constitué alternativement de chambres à étincelles et de plaques de carbone. La polarisation des protons de recul est déduite de la distribution azimutale de la diffusion par les noyaux de carbone.

La cible utilise la méthode de polarisation dynamique dite par "effet solide" dans un cristal de L.M.N. (*). Elle ne contient donc qu'un faible pourcentage de protons libres (environ 3% de son poids) pouvant participer à une diffusion élastique.

Le polarimètre, comme tout dispositif utilisant des chambres à étincelles, possède un temps mort important, de l'ordre de 4 millisecondes. Il doit, par conséquent, être déclenché, autant que possible, seulement pour des événements où le méson pi a été diffusé élastiquement par un proton libre du cristal. De plus, le déclenchement doit intervenir dans le temps de mémoire des chambres, le plus rapidement possible après le passage du proton de recul.

Tout ceci nécessite que les données sur les trajectoires des particules, données fournies par des compteurs à scintillations, soient analysées par un ensemble logique rapide capable d'assurer une bonne sélectivité des déclenchements et de prendre une décision en quelques centaines de nanosecondes. Dans des expériences où la configuration géométrique des événements est simple et où la cible est pure (hydrogène liquide), le déclenchement sélectif des chambres exige

(*) Nitrate double de lanthane et de magnésium : $\text{La}_2 \text{Mg}_3 (\text{NO}_3)_{12} \cdot 24\text{H}_2\text{O}$

relativement peu de circuits logiques. Avec une cible polarisée contenant très peu de protons libres il fallait exiger, au contraire, une grande sélectivité des déclenchements, d'où la nécessité d'un ensemble comprenant 6 hodoscopes de scintillateurs chargés de reconnaître les trajectoires du pion incident, du pion diffusé et du proton de recul et, directement associés à ces détecteurs, environ 1200 circuits de coïncidences, de mélanges, de mémoires, etc ...

La structure logique de cet ensemble a été déterminée avec comme objectifs :

- prendre la décision du déclenchement le plus rapidement possible après le passage du proton de recul dans les chambres à étincelles,

- garder momentanément en mémoire, dans des registres tampons, les informations qui ont servi au déclenchement,

- garder, également, des informations complémentaires permettant de savoir quelle est la fraction d'événements réellement élastiques parmi ceux qui ont déclenché les chambres à étincelles.

Réalisé en circuits conventionnels cet ensemble aurait été limité par son volume, son prix de revient et peut être aussi par sa fiabilité. On a donc choisi d'intégrer une partie importante du système en faisant appel aux circuits MECL.

En dehors de ces considérations sur le déclenchement des chambres à étincelles, un autre problème posé par cette expérience est l'acquisition et le stockage des informations :

- le polarimètre utilise 64 chambres à étincelles à fils avec un système de lecture par tores et après chaque déclenchement on doit enregistrer, outre les informations stockées par la logique d'hodoscopes, 150 à 200 mots correspondant aux fils excités dans les 64 plans de mesure,

- en plus de ces informations on veut enregistrer, à la fin de chaque cycle de l'accélérateur, les contenus de plusieurs échelles de comptage et, toutes les 10 minutes environ, la mesure de la polarisation de la cible.

Tout ceci conduit à enregistrer 2000 à 3000 mots toutes les 2,5 secondes environ et il fallait utiliser, pour stocker ces informations, des supports à haute densité comme les bandes magnéti-

ques. De plus, l'information sur les compteurs touchés dans les hodoscopes et sur la trajectoire du proton de recul dans les chambres à étincelles doit être acquise en un temps inférieur à 4 millisecondes (temps mort des chambres à étincelles): pour atteindre la vitesse d'acquisition nécessaire on utilise une petite calculatrice en mémoire tampon entre la bande magnétique et l'expérience.

Enfin, il y a un dernier aspect de la question : c'est celui, très important, du contrôle immédiat du bon fonctionnement de l'expérience et de l'appareillage. En effet, la surveillance de l'expérience par l'examen des bandes magnétiques impose des délais de plusieurs heures, au minimum, et il importe beaucoup de disposer de moyens plus rapides permettant de déceler toute anomalie survenant dans le fonctionnement des hodoscopes de compteurs, des chambres à étincelles, de la logique de sélection, etc...

Les fonctions de contrôle sont également confiées à la calculatrice. Celle-ci permet, par des présentations d'histogrammes sur écran cathodique, de calculs sur des unités d'affichage numérique et par d'édition d'un journal de bord sur une télétype de suivre en permanence le déroulement de l'expérience.

Dans les chapitres suivants on décrit l'expérience puis la logique de sélection des événements élastiques. On décrit ensuite l'organisation générale des dispositifs d'acquisition et de contrôle et un certain nombre de circuits d'interface spéciaux développés pour inclure la calculatrice dans le système instrumental.

Chapitre I

DESCRIPTION DE L'EXPERIENCE

La figure 1 représente schématiquement l'expérience.

Le faisceau de pions incidents est défini par un télescope de 3 compteurs. T2 et T3 sont des compteurs à scintillations. C2 est un compteur Cérenkov à seuils de vitesse utilisé pour séparer les π^+ des protons. T3, placé à quelques centimètres de la cible, sert au contrôle de la position du faisceau.

La cible de protons polarisés est placée entre les bobines d'un aimant supra-conducteur donnant un champ magnétique de 18 000 Gauss nécessaire pour produire la polarisation des protons.

Le polarimètre est placé sur la trajectoire des protons de recul à environ un mètre de la cible. Il est construit sous forme modulaire, un module étant constitué d'une plaque de carbone entre deux chambres à étincelles à fils : une chambre à fils verticaux et une chambre à fils horizontaux. Trois modules sans carbone définissent la direction des protons de recul à l'entrée du polarimètre et 29 modules complets permettent de mesurer leur polarisation.

Une réaction élastique d'un méson π sur un proton libre de la cible possède des caractéristiques cinématiques simples :

- les trajectoires de la particule incidente, de la particule diffusée et du proton de recul sont contenues dans un plan,
- les angles formés dans ce plan par la direction de la particule incidente et les directions des deux particules sortantes sont corrélés.

La vérification géométrique de la coplanarité et de la corrélation angulaire dans le plan de diffusion se fait en disposant autour de la cible un ensemble de six hodoscopes formés de compteurs à scin-

tillations qui reconnaissent les trajectoires du pion incident, du pion diffusé et du proton de recul. La sélection des événements élastiques peut alors être faite par coïncidences entre compteurs conjugués des différents hodoscopes.

L'hodoscope H1 est placé plusieurs mètres en amont de la cible. Il est constitué d'une mosaïque de 24 scintillateurs qui définissent avec la cible la direction des particules incidentes.

La direction des protons de recul est définie par trois hodoscopes placés entre la cible et le polarimètre :

- H2 utilise 8 compteurs verticaux disposés le long de la cible (le cristal qui a été utilisé avait une section de un centimètre carré et sept centimètres de longueur) ; il localise le point de départ des protons de recul.

- H3 comporte 9 compteurs verticaux et H4, 14 compteurs horizontaux ; ces compteurs définissent la position du proton à l'entrée du polarimètre.

La direction du pion diffusé est définie par les hodoscopes H5 et H6 constitués de 16 compteurs chacun.

Les formes données aux compteurs et leurs emplacements ont été choisis de manière à faciliter l'analyse cinématique. En particulier, H5 utilise des scintillateurs en forme de fractions de couronnes définissant des zones d'angles $\Theta\pi$ constants et H6, des scintillateurs en forme de secteurs définissant des zones d'angles $\varphi\pi$ constants.

Les conditions particulières qui ont déterminé les dimensions et les distances des différents hodoscopes étaient les suivantes :

- faisceau de π^+ de 5 à 18 GeV/c,
- intensité de l'ordre de $5 \cdot 10^5 \pi$, par cycle de l'accélérateur, déversés en 200 millisecondes,
- dispersion en impulsion du faisceau, $\frac{\Delta P}{P} < \pm 2\%$,
- divergence verticale ± 3 m rad.,
- divergence horizontale ± 9 m rad.,
- quadrimoment transféré compris entre - 0,15 et - 0,55 (GeV/c)².

Cette dernière condition est satisfaite quelque soit l'impulsion des pions incidents en déplaçant les hodoscopes H5 et H6, de dimensions fixes, parallèlement à l'axe du faisceau et en choisissant une distance à la cible proportionnelle à l'impulsion incidente. Les hodoscopes et le polarimètre couvrent ainsi à toutes les énergies, le même intervalle d'impulsion transversale des particules diffusées. A énergie élevée et faible angle de diffusion ceci correspond pratiquement à un intervalle fixe du quadrimoment transféré et en même temps à des protons de recul émergeant de la cible aux mêmes angles avec les mêmes impulsions, quelque soit l'impulsion des pions incidents.

Parmi toutes les interactions qui se produisent dans la cible deux catégories d'événements donnent lieu à l'émission de particules satisfaisant approximativement aux critères de coplanarité et de corrélation entre angles de diffusion exigés par les hodoscopes et la logique associée. Ce sont les interactions faiblement inélastiques sur protons libres ou sur protons liés dans les noyaux, et surtout les diffusions quasi élastiques sur protons liés (dans le cristal de L.M.N. la probabilité d'une interaction avec un proton lié est environ huit fois supérieure à celle d'une interaction avec un proton libre).

Dans le cas de la diffusion quasi élastique la configuration la plus probable est un événement presque coplanaire avec une corrélation entre les angles θ , très voisine de celle d'un choc élastique sur proton au repos. La sélection des événements élastiques par coïncidences entre compteurs conjugués des différents hodoscopes ne permet pas d'éliminer complètement ce type de bruit de fond, mais le taux de réjection sera d'autant plus grand que la résolution géométrique sera meilleure.

Les diffusions faiblement inélastiques sont essentiellement des interactions avec production de un ou deux pions. Une réjection supplémentaire de ces événements est obtenue en exigeant qu'un seul compteur soit touché dans chaque hodoscope et qu'aucune particule ne soit émise dans d'autres directions. Cette dernière condition est réalisée au moyen de compteurs, utilisés en anti-coïncidences, disposés autour de la cible (ACP, ACC, ACF et ACL) et entre la cible et l'hodoscope H5 (AEH, AEB, ADG et ADD).

Chapitre II

SELECTION DES EVENEMENTS ELASTIQUES

La logique associée aux hodoscopes de compteurs se décompose en quatre parties essentielles réalisant les fonctions suivantes :

- définition d'un signal de présélection des événements élastiques et filtrage, à l'aide de ce signal, des informations venant des hodoscopes,
- analyse angulaire des informations retenues par la présélection,
- détection de la multiplicité d'informations dans un ou plusieurs hodoscopes,
- stockage, en vue de leur acquisition, des informations relatives aux événements sélectionnés.

La figure 2 représente schématiquement ce système.

La logique de filtrage est constituée pour chaque détecteur d'une porte logique ET en circuit intégré suivie d'un circuit de discrimination et de mise en forme réalisé en composants classiques. Les portes sont utilisées pour faire un échantillonnage rapide des informations venant des détecteurs et les circuits de mise en forme délivrent des impulsions calibrées en amplitude et en durée pour toute impulsion à la sortie des portes dépassant un seuil de fonctionnement.

Après filtrage on dispose donc de signaux de 25 ns de largeur avec une indétermination sur la phase relative de ces signaux d'environ 6 ns (largeur du signal d'échantillonnage). Dans cette présentation l'information sur les compteurs touchés par un événement peut être considérée comme un mot binaire composé d'autant de bits qu'il y a de compteurs dans les hodoscopes et ce mot peut alors être analysé par des circuits fonctionnant en niveaux

logiques comme dans un système d'ordinateur. L'utilisation d'un signal d'échantillonnage résultant d'une présélection grossière des événements élastiques permet en outre de réduire le taux de comptage dans la logique.

Chaque voie de filtrage possède un temps mort égal à 2 fois la durée de l'impulsion qu'elle délivre en sortie, soit environ 50 ns. L'ensemble est protégé par le temps mort du discriminateur délivrant le signal de présélection choisi volontairement un peu plus grand (60 ns) que celui des circuits de filtrage. Ce temps mort pilote définit un temps minimum entre deux analyses garantissant que tous les circuits d'entrée sont prêts à traiter de nouvelles informations.

Après filtrage, la sélection angulaire et la détection de la multiplicité se font en parallèle. La sélection angulaire ne sera validée que si l'information délivrée par chaque hodoscope est unique. Cette partie de la logique, entièrement réalisée en circuits intégrés, fonctionne en mode purement combinatoire, la cadence de fonctionnement n'étant limitée que par le temps mort du discriminateur pilote. Ce temps mort est inférieur au temps d'analyse et il peut y avoir simultanément plusieurs événements en cours de traitement dans la logique.

Les informations en cours d'analyse sont momentanément stockées dans des lignes à retard dont la longueur correspond au temps du traitement. Selon le résultat de l'analyse ces données seront stockées ou non dans un registre tampon. Les mots stockés dans le registre seront transmis à la calculatrice pour être associés aux informations venant des chambres à étincelles.

A - LA LOGIQUE.

Nous décrivons dans les paragraphes suivants la logique mise en oeuvre pour :

- définir le signal de présélection,
- permettre l'analyse angulaire des événements présélectionnés,
- reconnaître plusieurs informations simultanées dans un hodoscope.

Les circuits de filtrage seront décrits dans la seconde partie de ce chapitre qui traite des caractéristiques de l'électronique utilisée et la logique d'acquisition, dans le chapitre suivant qui détaille le système d'acquisition et de gestion de l'expérience.

1 - Présélection.

La figure 3 schématise la logique chargée de définir le signal de présélection.

Les signaux venant des 9 compteurs de H3 sont mélangés puis mis en coïncidence avec les signaux venant du compteur D couvrant le même angle solide que l'hodoscope H5. Simultanément, les signaux venant des compteurs entourant la cible (ACP, ACC, ACF et ACL) et des compteurs écrans (ADD, ADG, AEH et AEB) sont mélangés puis ajoutés en anti-coïncidence avec les signaux précédents. On dispose donc d'un signal de présélection chaque fois que l'on a eu simultanément un ou plusieurs pions diffusés dans le compteur D, un ou plusieurs protons de recul dans H3 et aucune particule supplémentaire dans les compteurs d'anti-coïncidence (signal $\sum H3.D.\overline{\sum AC}$).

On utilise le compteur D au lieu de l'hodoscope H5 pour disposer plus rapidement du signal de présélection. En effet, avec des pions incidents de 16 GeV/c, H5 est à 16 mètres de la cible et D, à 4 mètres. Si l'on utilisait les compteurs mélangés de H5, le temps de vol des pions diffusés, la longueur des câbles de liaison et les circuits de mélange retarderaient le filtrage d'environ 80 ns et, par conséquent, retarderaient d'autant le déclenchement des chambres à étincelles.

2 - Analyse angulaire.

L'analyse angulaire d'un événement retenu par la présélection est exécutée en 2 temps :

1er temps : détermination des angles permettant de caractériser l'événement :

- $\theta\pi$: angle du pion diffusé avec la direction du pion incident,
- θP : angle du proton de recul avec la direction du pion incident,
- $\varphi\pi$: angle azimutal avec le plan horizontal du plan défini par le pion incident et le pion diffusé,

- φ_P : angle azimutal avec le plan horizontal du plan défini par le pion incident et le proton de recul.

Les angles θ_π , les angles θ_P , etc ..., sont, avec une bonne approximation, des fonctions de la position des compteurs touchés dans, au plus, 2 hodoscopes :

- $\theta_\pi = f(H1, H5)$

- $\theta_P = f(H2, H3)$

- $\varphi_\pi = f(H1, H6)$

- $\varphi_P = f(H4)$

Chaque fonction de 2 variables peut être définie par des circuits de coïncidences câblés en forme de matrices et la fonction φ_P est définie directement par les compteurs de l'hodoscope H4.

2ème temps : vérification de la coplanarité ($\varphi_P = \varphi_\pi + 180^\circ$, voir figure 1) et de la corrélation attendue entre les angles θ : pour ce faire, un circuit de coïncidences est affecté à chaque combinaison d'angles φ_π/φ_P coplanaires et θ_π/θ_P corrélés. Ces circuits de coïncidences peuvent, eux aussi, être câblés en forme de matrices.

L'analyse angulaire des événements élastiques nécessite donc :

- 3 matrices de coïncidences pour définir les angles θ_π , les angles θ_P et vérifier leur corrélation,

- 2 matrices de coïncidences pour définir les angles φ_π et vérifier la coplanarité.

a - Définition des angles θ_π et θ_P et contrôle de la corrélation angulaire (figure 4).

- Définition des angles θ_π :

L'ajustement des distances de H1 et H5 par rapport à la cible permet de réduire l'indétermination sur l'angle de diffusion du pion à l'erreur due à la dimension des compteurs.

La largeur radiale d'un compteur de H5 est 30,5 millimètres et il est à une distance de la cible égale à 1 mètre par GeV/c. Si nous désignons par P_π l'impulsion des pions incidents en GeV/c, l'indétermination due à la largeur d'un compteur sera :

$$\varepsilon\theta = \frac{30,5}{P\pi} \text{ m rad.}$$

Selon l'impulsion des pions incidents, la mosaïque des 24 scintillateurs de H1 est utilisée pour déterminer 2, 4 ou 8 zones verticales. On choisira le nombre de zones et la distance de H1 par rapport à la cible pour que la largeur angulaire d'une zone verticale soit égale à $\varepsilon\theta$. Si $n\theta$ est le nombre de zones, on aura toujours :

$$15,5 \times \frac{8}{n\theta} \times \frac{1}{d1} = \varepsilon\theta$$

15,5 = largeur d'un scintillateur de H1, en millimètres.

$8/n\theta$ = nombre de scintillateurs de H1 utilisés dans une ligne pour définir une zone.

d1 = distance entre H1 et la cible, en mètres.

Le nombre de zones sera choisi pour que l'on ait toujours :

$n\theta \cdot \varepsilon\theta \gg$ divergence horizontale totale du faisceau

$n\theta$ étant fixé, il reste à choisir d1.

Dans ces conditions, à angle de diffusion constant, un décalage du pion incident de une zone dans H1 produit un décalage du pion diffusé de un compteur dans H5 et, par conséquent, la combinaison des compteurs touchés permet de reconnaître l'angle de diffusion avec une indétermination $\ll \pm \varepsilon\theta$. Les différentes combinaisons peuvent être représentées par les éléments d'une matrice comportant 16 colonnes définies par les compteurs de H5 et $n\theta$ lignes définies par les zones de H1. Les angles de diffusion définis par chaque élément $A_{i,j}$, tel que $i=j$, de cette matrice ont une valeur moyenne commune et, si nous appelons "diagonale k" tous les éléments $A_{j-k+1, j}$ (1) de la matrice, nous voyons que, d'une manière générale, les "diagonales" de la matrice définissent des zones angulaires successives de diffusion des pions.

Un élément de la matrice est une porte logique à deux entrées faisant une coïncidence entre un compteur de H5 et une zone de H1.

(*) j suivant la progression des entiers et k gardant une valeur entière fixe pour une même "diagonale".

Une "diagonale" est le mélange des coïncidences définissant une même zone angulaire. Douze "diagonales" ont été câblées et définissent douze zones angulaires successives de diffusion des pions.

Les informations des "diagonales" sont délivrées sur douze lignes en parallèle et envoyées vers la matrice de corrélation Θ . Elles sont également mélangées pour fournir un signal de codage que nous appellerons " $12.\Theta\pi$ ".

- Définition des angles Θ_P :

Un principe matriciel comparable au précédent est utilisé pour définir les angles de diffusion des protons de recul, par le traitement des hodoscopes H2 et H3, et les classer en douze zones angulaires Θ_P correspondantes aux zones de la matrice $\Theta\pi$. Les dimensions des compteurs ont été choisies pour réduire l'indétermination sur l'angle de diffusion du proton de recul à l'erreur due aux effets de la diffusion multiple dans la cible.

L'hodoscope H2 utilise des compteurs de 12 mm de largeur placés à 10 cm du centre de la cible, parallèlement à l'axe du faisceau incident. L'hodoscope H3 est à 70 cm du centre de la cible, perpendiculaire à la direction moyenne des protons de recul (72° par rapport au faisceau incident). La largeur d'un compteur de H3 est 22,8 mm, c'est-à-dire, $2 \times \sin 72^\circ$ fois la largeur d'un compteur de H2.

Avec les dimensions choisies et pour des angles de diffusion Θ_P constant, un décalage de la largeur d'un compteur dans H3 correspond à un décalage de la largeur de 2 compteurs dans H2. Cette correspondance permet de définir des zones angulaires Θ_P en câblant dans la matrice des "diagonales" de pente 2 joignant les éléments $A_{2j-k+1, j}$. La matrice possède 9 colonnes définies par les compteurs de H3 et 8 lignes définies par les compteurs de H2. Douze "diagonales" ont été câblées. Leurs informations sont envoyées sur 12 lignes en parallèle vers la matrice de corrélation Θ et mélangées pour fournir un signal de codage que nous appellerons " $12.\Theta_P$ ".

- Contrôle de la corrélation angulaire :

La sélection est faite par coïncidences entre les zones Θ_P et $\Theta\pi$ correspondantes. Les déformations introduites par la diffusion

multiple et le champ magnétique autour de la cible contraignent à rechercher l'angle θ_P correspondant à un angle θ_π donné, dans 5 zones θ_P voisines.

Les combinaisons retenues dans la sélection sont représentées par les éléments situés sur les 5 "diagonales" centrales d'une matrice carrée 12 x 12. Toutes les combinaisons sont mélangées pour fournir le signal de corrélation que nous appellerons "5 $\odot$ ".

b - Définition des angles φ_π et φ_P et contrôle de la coplanarité (fig. 5) :

- Définition des angles φ_π :

Les scintillateurs de H1 peuvent également être utilisés pour définir 1 ou 3 zones horizontales et la hauteur d'une zone peut encore être réduite en dimension apparente par un mouvement de rotation d'axe horizontal du banc.

L'hodoscope H6 est à une distance de la cible égale à 1 mètre par GeV/c ; il utilise des scintillateurs en forme de secteurs placés immédiatement derrière les couronnes de H5.

La correspondance entre les secteurs de H6 et les zones horizontales de H1 devient mauvaise quand la direction incidente s'éloigne de l'axe théorique du faisceau. On peut, cependant, dans le domaine angulaire restreint délimité par les hodoscopes H1 et H6, définir des zones angulaires φ_π en répétant d'une manière approchée le raisonnement utilisé pour définir les angles θ_π .

La largeur moyenne d'un secteur de H6 est 19,8 mm et définit la direction azimutale du pion avec une indétermination $\varepsilon\varphi = \frac{19,8}{P_\pi}$ m.rad.

La distance de H1 à la cible a été fixée précédemment. On choisira le nombre de zones horizontales et l'inclinaison du banc pour que la largeur angulaire d'une zone soit égale à $\varepsilon\varphi$.

La matrice de coïncidences correspondante est une matrice comportant 16 colonnes et $n\varphi$ lignes et permettant de définir 14 zones angulaires successives. Les informations des "diagonales" sont envoyées à la matrice de coplanarité $\emptyset$ et mélangées pour fournir un signal de codage que nous appellerons "14. φ_π ".

- Définition des angles φ_P :

L'épaisseur de la cible peut être négligée et les zones angulaires φ_P sont définies directement par des compteurs horizontaux devant les chambres à étincelles. Ce sont les compteurs de l'hodoscope H4, placés à 80 cm du centre de la cible, dans un plan parallèle aux compteurs de H3. Ils définissent 14 zones angulaires φ_P correspondantes aux zones de la matrice φ_π .

Les informations des compteurs sont envoyées à la matrice de coplanarité $\emptyset$. Elles sont également mélangées pour fournir un signal de codage que nous appellerons " $14.\varphi_P$ ".

- Contrôle de la coplanarité :

La coplanarité est vérifiée par coïncidences entre les zones angulaires φ_π et φ_P correspondantes. Comme pour les angles θ_P et θ_π , l'angle φ_P correspondant à un angle φ_π donné doit être recherché dans 5 zones φ_P voisines. Les combinaisons utilisées dans la sélection sont représentées par les éléments situés sur les 5 "diagonales" centrales d'une matrice carrée 14 x 14. Toutes les combinaisons sont mélangées pour fournir le signal de coplanarité que nous appellerons " $5\emptyset$ ".

3 - Détection du cas : informations multiples dans un ou plusieurs hodoscopes.

A la sortie des circuits de filtrage les informations d'un hodoscope de n compteurs sont délivrées sur n lignes en parallèles contenant simultanément les n informations binaires de l'hodoscope. Prenons $n = 8$ et désignons par a, b, c, d, e, f, g, h, les 8 entrées d'un circuit logique possédant 2 sorties X et Y, telles que :

$X = 1$, si une entrée au moins est à 1

$Y = 1$, si plus d'une entrée est à 1.

Les fonctions de commutation de X et de Y peuvent s'écrire :

(1) au moins 1/8 = $X = a + b + c + d + e + f + g + h$.

(2) plus de 1/8 = $Y = (a + b + c + d)(e + f + g + h)$
+ $(a + b + e + f)(c + d + g + h)$
+ $(a + c + e + g)(b + d + f + h)$.

La forme donnée à la fonction Y n'est pas la moins redondante mais c'est celle exigeant le moins de circuits élémentaires.

Le circuit logique réalisant les fonctions X et Y est utilisé comme module de base pour rechercher la multiplicité dans les hodoscopes. En effet, si l'on appelle X_1 et Y_1 , X_2 et Y_2 , X_3 et Y_3 les sorties de 3 modules identiques on peut écrire :

Avec 2 modules : plus de $1/16 = X_1 \cdot X_2 + Y_1 + Y_2$

Avec 3 modules : plus de $1/24 = X_1 \cdot X_2 + X_1 \cdot X_3 + X_2 \cdot X_3 + Y_1 + Y_2 + Y_3$

Nous pouvons maintenant généraliser le système et écrire la fonction de commutation du circuit réalisant la détection des multiples dans les 6 hodoscopes :

$$\begin{aligned}
 (3) \text{ Multiple} &= X_{11} \cdot X_{12} + X_{11} \cdot X_{13} + X_{12} \cdot X_{13} + Y_{11} + Y_{12} + Y_{13} & (> 1/24 \text{ dans H1}) \\
 &+ Y_{21} & (> 1/8 \text{ dans H2}) \\
 &+ X_{31} \cdot X_{32} + Y_{31} & (> 1/9 \text{ dans H3}) \\
 &+ X_{41} \cdot X_{42} + Y_{41} + Y_{42} & (> 1/14 \text{ dans H4}) \\
 &+ X_{51} \cdot X_{52} + Y_{51} + Y_{52} & (> 1/16 \text{ dans H5}) \\
 &+ X_{61} \cdot X_{62} + Y_{61} + Y_{62} & (> 1/16 \text{ dans H6})
 \end{aligned}$$

(1), (2) et (3) décrivent la logique utilisée avec les fonctions logiques fondamentales : la fonction ET et la fonction OU. Le système utilise en fait un élément de base unique : le circuit $\overline{\text{ET}}$ en logique négative. On passera de la logique naturelle à la logique $\overline{\text{ET}}$ en utilisant la relation fondamentale :

$$a | b = \overline{a \cdot b} = \overline{a} + \overline{b}$$

(1) devient :

$$(4) \quad X = \overline{a} | \overline{b} | \overline{c} | \overline{d} | \overline{e} | \overline{f} | \overline{g} | \overline{h}$$

(2) devient :

$$Y = (\overline{a} | \overline{b} | \overline{c} | \overline{d}) (\overline{e} | \overline{f} | \overline{g} | \overline{h}) + (\overline{a} | \overline{b} | \overline{e} | \overline{f}) (\overline{c} | \overline{d} | \overline{g} | \overline{h}) + (\overline{a} | \overline{c} | \overline{e} | \overline{g}) (\overline{b} | \overline{d} | \overline{f} | \overline{h})$$

$$Y = \overline{(\overline{a} | \overline{b} | \overline{c} | \overline{d}) (\overline{e} | \overline{f} | \overline{g} | \overline{h})} + \overline{(\overline{a} | \overline{b} | \overline{e} | \overline{f}) (\overline{c} | \overline{d} | \overline{g} | \overline{h})} + \overline{(\overline{a} | \overline{c} | \overline{e} | \overline{g}) (\overline{b} | \overline{d} | \overline{f} | \overline{h})}$$

$$(5) \quad Y = \overline{[(\overline{a} | \overline{b} | \overline{c} | \overline{d}) (\overline{e} | \overline{f} | \overline{g} | \overline{h})] [(\overline{a} | \overline{b} | \overline{e} | \overline{f}) (\overline{c} | \overline{d} | \overline{g} | \overline{h})] [(\overline{a} | \overline{c} | \overline{e} | \overline{g}) (\overline{b} | \overline{d} | \overline{f} | \overline{h})]}$$

(3) devient :

$$\begin{aligned} \text{Multiple} = & \overline{x_{11}} | \overline{x_{12}} + \overline{x_{11}} | \overline{x_{13}} + \overline{x_{12}} | \overline{x_{13}} + y_{11} + y_{12} + y_{13} + y_{21} + \overline{x_{31}} | \overline{x_{32}} + y_{31} \\ & + \overline{x_{41}} | \overline{x_{42}} + y_{41} + y_{42} + \overline{x_{51}} | \overline{x_{52}} + y_{51} + y_{52} + \overline{x_{61}} | \overline{x_{62}} + y_{61} + y_{62} \end{aligned}$$

(6)

$$\begin{aligned} \text{Multiple} = & (x_{11} | x_{12}) | (x_{11} | x_{13}) | (x_{12} | x_{13}) | \overline{y_{11}} | \overline{y_{12}} | \overline{y_{13}} | \overline{y_{21}} | (x_{31} | x_{32}) \\ & | \overline{y_{31}} | (x_{41} | x_{42}) | \overline{y_{41}} | \overline{y_{42}} | (x_{51} | x_{52}) | \overline{y_{51}} | \overline{y_{52}} | (x_{61} | x_{62}) | \overline{y_{61}} | \overline{y_{62}} \end{aligned}$$

La synthèse des réseaux de commutation à partir des fonctions (4), (5) et (6) est immédiate. Elle est représentée par les figures 6(a) et 6(b). Le signal défini par la fonction (6) sera désigné par l'abréviation "MULT".

4 - Les données sélectionnées :

Les signaux d'analyse produits aux différents niveaux de la logique sont combinés pour donner 3 types de signaux de commande qui assurent l'enregistrement des données essentielles de l'expérience.

a - Les signaux dits de "sélection double" ou $5\phi.5\theta.\overline{\text{MULT.}}$:

Ils sont produits par des événements satisfaisant à l'ensemble de tous les critères de sélection mis en oeuvre dans la logique : coplanarité, corrélation des angles θ_P et θ_η et unicité dans les hodoscopes. Ces signaux commandent :

- le déclenchement des chambres à étincelles,
- le stockage dans les registres tampon de la logique de sélection de l'information sur les compteurs touchés par l'événement.

b - Les signaux dits de "sélection simple $\tilde{\phi}$ " ou $5\phi.12\oplus P.12\oplus \pi.\overline{\text{MULT.}}$:

Ils sont produits par des événements satisfaisant sinon aux exigences de la sélection complète, au moins aux contrôles de coplanarité et d'unicité. Ces signaux commandent l'enregistrement, dans les registres tampon, des zones angulaires définies par les matrices $\oplus P$ et $\oplus \pi$.

c - Les signaux dits de "sélection simple $\oplus$ " ou $5\oplus.14\varphi P.14\varphi\pi.MULT.$:

Ils sont produits par des événements satisfaisant à la corrélation attendue entre les angles de diffusion et au contrôle d'une seule information dans chaque hodoscope. Ces signaux commandent l'enregistrement des zones angulaires définies par la matrices $\varphi\pi$ et l'hodoscope φP .

Pour monter l'intérêt d'avoir une "sélection double" et au moins l'une de ces deux "sélections simples" nous avons la figure 7 :

- les 12 histogrammes (b) montrent les corrélations $\oplus$ des événements coplanaires enregistrés par la "sélection simple Φ ". L'absence de sélection en $\oplus$ laisse voir, de part et d'autre de la zone contenant les événements d'hydrogène, les événements qui sont utilisés pour calculer et soustraire le "fond".

- les 12 histogrammes (a) montrent les corrélations en $\oplus$ des événements qui sont utilisés pour déclencher les chambres à étincelles : ces événements sont non seulement coplanaires comme les précédents, mais en plus répondent à la correspondance attendue entre les angles de diffusion. Parmi ces événements 75 %, contre 10 % seulement après la présélection, sont des événements d'hydrogène.

B - CARACTERISTIQUES DE L'ELECTRONIQUE UTILISEE.

L'électronique utilisée aux différents niveaux de la logique de sélection regroupe deux catégories de circuits de base :

- des circuits rapides transistorisés qui avaient été mis au point au laboratoire au cours des années précédentes : circuits de coïncidences et d'anticoïncidences, limiteurs, discriminateurs, répartiteurs, etc ... Ces circuits servent à définir la logique de présélection des événements élastiques ; ils ont déjà été décrits [2] et on se bornera à en rappeler les caractéristiques générales :

- impédance des câbles de liaisons : 100 Ω .
- sorties fournissant des signaux NIM
- sorties fournissant des signaux "comptage" : 3 à 4 volts négatifs
- fréquence maximale d'entrée supérieure à 50 MHz.

- des circuits intégrés qui sont exclusivement des portes à 2, 3, 4 ou 5 entrées commercialisées par Motorola sous l'appellation MECL I. Ces circuits peuvent être considérés comme la continuation logique des techniques de commutation de courants utilisées au laboratoire depuis 1962 et, de ce fait, nous ont paru répondre très exactement aux besoins actuels.

1 - La porte logique de base MECL [3] :

Le schéma de principe de la porte de base est représenté par la figure 8. C'est celui d'un amplificateur différentiel disposant de plusieurs entrées et fonctionnant en mode non saturé. La commutation du courant IE dans l'une ou l'autre branche de l'amplificateur différentiel est obtenue avec de faibles tensions de commande.

a - Fonctionnement :

Les émetteurs des transistors Ta et Tb sont couplés à l'émetteur du transistor de référence Tc. La base de Tc est connectée à la tension de référence Vbb = - 1,15 volts. Cette tension a été choisie à mi-chemin entre les deux niveaux logiques significatifs de la logique MECL, - 1,55 volts et - 0,75 volt.

Quand les entrées A et B sont à - 1,55 volts, les transistors Ta et Tb sont bloqués et Tc conduit. La tension V3 est égale à Vbb moins VBE du transistor Tc :

$$V3 = Vbb - VBE = - 1,15 - 0,75 = - 1,9 \text{ volts.}$$

Le courant dans Tc est défini par V3 et RE :

$$I2 \# IE = \frac{VEE - V3}{RE} = \frac{- 5,2 - (- 1,9)}{RE} = \frac{- 3,3}{RE}$$

La tension au collecteur de Tc est :

$$V2 = - 3,3 \frac{R2}{RE}$$

Le rapport R2/RE est choisi de manière à ajuster V2 = - 0,8 V. La tension V1 sur les collecteurs des transistors d'entrée est nulle puisque Ta et Tb sont bloqués. Les transistors de sortie Td et Te sont montés en émetteurs suiveurs et reproduisent sur leurs émetteurs les tensions V1 et V2 avec un décalage de 0,75 volt :

$$V4 = - 1,55 \text{ volts et } V5 = - 0,75 \text{ volt.}$$

Lorsqu'une entrée est à - 0,75 volt, le transistor correspondant conduit et Tc est bloqué. La tension V3 est maintenant :

$$V3 = - 0,75 - V_{BE} = - 1,50 \text{ volts,}$$

et le courant dans le transistor conducteur et la résistance R1 est :

$$I1 \approx I_E = \frac{V_{EE} - V3}{R_E} = \frac{- 3,7}{R_E}$$

La tension aux collecteurs des transistors d'entrée est :

$$V1 = - 3,7 \frac{R1}{R_E}$$

Le rapport R1/RE est choisi pour obtenir V1 = - 0,8 volt et aux sorties on a maintenant :

$$V4 = - 0,75 \text{ volt et } V5 = - 1,55 \text{ volts.}$$

Si on caractérise la tension - 1,55 volts par le niveau binaire "1", la tension - 0,75 volt représente le niveau binaire "0" et les sorties E et D réalisent les fonctions "ET" et " $\overline{ET}$ ".

$$E = A.B \text{ et } D = \overline{A.B}$$

Pour réaliser la fonction "inversion" on utilise une seule entrée l'autre étant reliée à VEE. Par exemple si A = VEE on a :

$$D = \overline{B}.$$

b - Caractéristiques essentielles :

Ce mode de couplage par les émetteurs permet de choisir les niveaux logiques de manière à éviter la saturation des transistors. Les vitesses de commutation peuvent en conséquence être très élevées, de l'ordre de quelques nanosecondes.

Les niveaux de sortie "1" sont fonction des rapports R1/RE et R2/RE. La technique employée pour fabriquer les circuits intégrés permet d'obtenir beaucoup plus facilement des rapports de résistances précis (de l'ordre de 1%) que des valeurs absolues précises (au mieux 20%) et il en résulte une bonne uniformité des niveaux de sortie d'un module à l'autre. Les valeurs absolues des résistances sont choisies en fonction d'un compromis entre la rapidité de fonctionnement et la dissipation d'énergie.

- Caractéristiques de transfert (Immunité au bruit) :

Les courbes de la figure 9 représentent les niveaux logiques de sortie et les seuils d'entrée garantis par le constructeur dans le pire des cas :

Niveau de sortie haut : $V_{\min} = - 0,850$ volt

$V_{\max} = - 0,680$ volt

Niveau de sortie bas : $V_{\min} = - 1,800$ volts

$V_{\max} = - 1,500$ volts

Seuil : la zone d'incertitude est comprise entre $- 1,300$ volts et $- 1,050$ volts.

On voit que dans les conditions les plus défavorables, un niveau de bruit de 200 mV à l'entrée n'entraîne aucun changement d'état à la sortie.

- Vitesse de commutation :

On peut distinguer trois types de portes logiques MECL I, en classant selon leur rapidité les circuits utilisés dans la logique. Nous appellerons "tp" le temps de propagation dans une porte et "tm" et "td" les temps de montée et de descente de ses signaux de sortie. Le temps de propagation est mesuré au niveau $- 1,15$ volts, c'est-à-dire à mi-hauteur entre les deux niveaux logiques significatifs. Les temps de montée et de descente sont mesurés entre les points 10% et 90% de l'amplitude du signal. Ces règles sont illustrées par la figure 10.

- Portes rapides à 4 entrées, MC 1050 : Ces circuits sont les plus rapides de la série MECL I avec des valeurs de tp, tm et td généralement comprises entre 3 et 5ns. Ils sont utilisés à l'entrée de la logique où leur rapidité est un avantage important.

- Portes standards à 2, 3 ou 5 entrées : ce sont les circuits du type MC 359, MC 356 ou MC 351. Ils sont caractérisés par des temps tm et td de 6 à 9 ns avec tp = 7 ns environ. Ces circuits ont l'avantage de consommer peu de puissance (30 à 40 mW par porte) et constituent la plus grande partie du système.

- Circuit de puissance, MC 365 : c'est une porte à 3 entrées avec un étage de sortie à très basse impédance pouvant être utilisé pour commander une ligne adaptée ou une charge capacitive. Dans le

cas d'une ligne adaptée de 50Ω les temps t_m et t_d deviennent 10 à 14 ns avec $t_p = 10$ ns environ.

Les performances de ces différents types de circuits sont illustrées par les photographies de la figure 11, montrant des signaux relevés en différents points de la logique.

- Facteur pyramidal de sortie :

Ce terme est couramment utilisé pour désigner la charge maximale admise par le circuit, c'est-à-dire le nombre maximum d'autres circuits qu'il peut commander. L'utilisation de transistors en émetteurs suiveurs donne une faible impédance de sortie et l'entrée en amplificateur différentiel, une grande impédance d'entrée. Il en résulte un facteur pyramidal de sortie élevé, estimé à 20 par le constructeur pour les circuits standards. Toutefois, ce chiffre représente uniquement les possibilités de charge en continu. Compte tenu de la rapidité de fonctionnement désirée ce paramètre doit être réduit à 3 ou 4. Quand il est nécessaire de commander simultanément un plus grand nombre de portes, on utilise des circuits de puissance MC 365.

La photographie de la figure 12a montre les signaux à l'entrée et à la sortie d'un MC 365 utilisé pour commander 14 portes MC 361. Les circuits sont répartis le long d'une ligne imprimée de 100Ω environ, longue de 20 cm et terminée par son impédance caractéristique.

Les courbes des figures 12b et 12c montrent, pour des circuits MC 365 et MC 356, les variations des paramètres t_p , t_m et t_d en fonction du nombre de circuits commandés.

- Facteur pyramidal d'entrée :

C'est le nombre maximum d'entrées que peut comporter une même porte. Pour les mêmes raisons que précédemment on se limitera à 5 entrées.

- Fonction "OU" câblée :

Si on associe plusieurs modules en réunissant les émetteurs de sortie on réalise une fonction "OU" dite "ou câblé". La montée de l'une quelconque des sorties bloque les jonctions émetteur base des autres transistors de sortie et provoque la montée de l'ensemble.

Pour éviter une charge excessive au transistor à l'état haut, on utilise une seule résistance de sortie dans les émetteurs. Elle peut être extérieure ou appartenir à l'une des portes, les autres étant d'un type spécial, sans résistance dans les émetteurs de sortie.

La photographie de la figure 13a montre les signaux à l'entrée et à la sortie d'un "OU câblé" de 14 circuits MC 361. La charge commune est une résistance extérieure de 820Ω .

Le nombre de sorties raccordées est encore défini par des considérations de rapidité de fonctionnement. Les courbes de la figure 13b montrent l'évolution des paramètres t_p , t_m et t_d du signal de sortie d'un "OU câblé" en fonction du nombre de circuits raccordés.

2 - Les circuits de filtrage.

L'expérience mettant en jeu un grand nombre de détecteurs on a cherché à réaliser des circuits de filtrage simples et d'encombrement réduit mais présentant néanmoins des caractéristiques suffisantes pour équiper les voies de mesure définies par les compteurs d'hodoscopes.

Rappelons qu'un circuit de filtrage est constitué d'une porte d'entrée en circuit intégré suivie d'un circuit de discrimination et de mise en forme réalisé en composants classiques. La résolution de l'ensemble de la logique est déterminée par la résolution de ces portes d'entrée : avec des circuits MC 1050 elle est de ± 4 ns. Ce type de porte a été conçu en choisissant pour les résistances R_1 , R_2 et R_E de l'amplificateur différentiel des valeurs particulièrement basses. Il en résulte un circuit qui a l'avantage d'être deux fois plus rapides que les circuits normaux et l'inconvénient de consommer trois fois plus de puissance. On a donc été amené à utiliser des MC 1050 au niveau des entrées et des circuits moins rapides dans la suite de la logique.

Le schéma de principe d'un circuit d'entrée est représenté par la figure 14. La mise en forme est assurée par une diode tunnel fonctionnant en bistable. Le niveau de repos est défini par le point A sur la caractéristique et le niveau de travail par le point B. Le passage de A en B est commandé par le front avant du signal à la sortie du transistor T2. La variation de potentiel aux bornes de la

diode tunnel est amplifiée et sa polarité inversée par le transistor T3. Le changement de niveau sur le collecteur de T3, transmis à T4 à travers la diode zéner et retardé par la ligne à retard, commande le changement d'état inverse de la diode tunnel (retour au niveau repos).

T5 est le transistor de sortie. Il délivre sur une charge de 50 Ω les niveaux logiques significatifs des circuits MECL. La présence d'une information correspond à - 1,6 volts (niveau "1") et l'absence d'information à - 0,8 volt (niveau "0").

Le transistor T1, monté en émetteur suiveur, sert uniquement à décaler de VBE le signal d'entrée pour l'adapter aux niveaux logiques significatifs du circuit intégré. Les signaux d'entrée sont des signaux standardisés en amplitude (800 mV) par des circuits limiteurs placés dans les boîtiers d'alimentation des photomultiplicateurs.

Les caractéristiques essentielles d'un circuit d'entrée sont :

- temps de résolution : ± 4 ns,
- taux de comptage maximal : >50 MHz,
- temps de transit total : 10 ns,
- temps mort égal à deux fois la durée de la ligne à retard,
- seuil de la porte d'entrée : 450 mV environ,
- gamme d'utilisation : - 450 mV à - 5 volts,
- seuil du discriminateur réglable par P1 : 200 mV au minimum.

La photographie de la figure 15 montre une plaquette sur laquelle sont implantés deux circuits d'entrée. On voit sur la gauche le circuit intégré contenant les deux portes logiques. Les éléments visibles sur le reste de la plaquette constituent les deux circuits de discrimination et de mise en forme. La courbe de coïncidence représentée sur la figure 16 a été mesurée à Saclay dans un faisceau de "Saturne" avec $3 \cdot 10^6$ particules par secondes. Les taux de comptage sont limités par la durée de la ligne à retard utilisée pour faire la mise en forme. La limite supérieure se situe au-delà de 50 MHz.

3 - La logique matricielle et la logique de détection des "multiples" :

Les deux systèmes utilisent uniquement des portes logiques standards, MC 359, MC 356, etc ... et des circuits de puissance, MC 365.

Ces circuits permettent de définir des fonctions élémentaires constituant un groupe logique complet : la fonction "ET" et la fonction "inverseur" ou directement la fonction " $\overline{\text{ET}}$ ", en logique négative.

a - Règles d'assemblage des circuits :

L'utilisation de la logique MECL conduit nécessairement à un système à amplification répartie ce qui simplifie considérablement les règles d'assemblage des circuits. D'une manière générale il suffit de respecter le facteur pyramidal de sortie et d'entrée de chaque circuit, sans se préoccuper de la régénération des signaux.

D'autre part, la fonction OU est réalisée par câblage chaque fois que la chose est possible. Un exemple d'application du "OU câblé" est la matrice de coïncidence " $\emptyset$ " représentée par la figure 17. Une "diagonale" est le mélange câblé des sorties de 14 portes $\overline{\text{ET}}$, MC 361. Aucune de ces portes ne possède de résistance dans l'émetteur de son transistor de sortie et une charge commune est placée à l'extérieur. La fonction OU réalisée de cette manière s'obtient sans augmentation du temps de traitement et de consommation de puissance par des circuits supplémentaires.

b - Présentation mécanique :

Un des aspects les plus intéressants de l'utilisation des circuits intégrés est la compacité des ensembles qu'ils permettent de réaliser. Il en résulte une diminution des capacités et des temps de propagation dus au câblage. Un exemple de réalisation est donné avec la logique de coplanarité photographiée à la figure 18. Dans un volume de $1,5 \text{ dm}^3$ environ, elle concentre plus de 200 portes logiques réparties sur des cartes interconnectées par un plancher imprimé. Cette disposition permet d'obtenir des liaisons suffisamment courtes pour, qu'à l'intérieur du tiroir, les temps de propagation entre circuits restent toujours très inférieurs au temps de commutation des circuits eux-mêmes. Dans ces conditions les liaisons ne posent pas de problèmes particuliers et peuvent être réalisées par câblage imprimé.

c - Temps de traitement :

Le retard au déclenchement des chambres à étincelles est environ 450 ns. Les $2/3$ de ce retard sont apportés par les câbles de

liaison entre les hodoscopes et la logique, le câble de déclenchement entre la logique et les chambres et par le circuit de déclenchement lui-même. Le retard apporté par l'ensemble de la logique est inférieur à 150 ns.

L'échelonnement dans le temps des différentes phases de l'analyse est résumé sur le diagramme de la figure 19.

Chapitre III

SYSTEME D'ACQUISITION ET DE GESTION DE L'EXPERIENCE : S.A.G.E. [4]

S.A.G.E. est un automatisme à programme enregistré construit sur la base d'un ordinateur C.A.E. 90-10. Le système a été mis au point au laboratoire et déterminé en vue d'atteindre principalement les objectifs suivants :

- possibilité pour le physicien de choisir parmi différents programmes expérimentaux celui qu'il veut voir exécuter,
- acquisition et enregistrement des diverses informations de l'expérience,
- contrôle immédiat du bon fonctionnement de l'expérience et de l'appareillage,
- conduite automatique du processus.

Si nous considérons S.A.G.E. comme un ensemble homogène de traitement d'informations nous dirons donc qu'il est connecté d'une part, à l'expérience elle-même, il en reçoit des données et lui transmet des ordres, et d'autre part, à l'expérimentateur auquel il transmet des comptes rendus et duquel il reçoit des ordres et des données.

Un tel système pose des problèmes particuliers dans sa conception et dans sa mise en oeuvre. Les solutions retenues tant sur le plan général que sur celui d'un certain nombre de dispositifs spéciaux et des programmes vont être détaillées ci-dessous.

A - CONFIGURATION GENERALE DU SYSTEME (FIGURE 20) :

L'ordinateur est équipé d'une mémoire de 16K mots de 12 bits, d'un système d'interruption prioritaire et de 2 canaux d'entrée-sortie distincts : un canal automatique équipé d'un registre tampon (canal W) et un canal d'accès direct à l'unité centrale (canal PIN-POT

Le système d'interruption prioritaire permet la commande par programme enregistré des différentes opérations d'entrée-sortie. En effet, chaque niveau d'interruption peut suspendre le déroulement du programme principal ou celui d'un sous-programme correspondant à une interruption de priorité inférieure et imposer que son propre sous-programme soit exécuté en priorité. Ainsi, les opérations d'entrée - sortie peuvent être organisées en fonction de leur importance ou de leur utilité pour une exploitation rapide.

Le canal W accepte ou délivre les informations par caractère de 6 bits. C'est un système qui possède ses propres registres et fonctionne de façon autonome sans nécessiter d'intervention du programme après la phase initiale. Il est donc particulièrement bien adapté aux échanges de données relativement lents. A ce canal sont connectés une unité de bande magnétique, une télétype, un lecteur et un perforateur de ruban:

- la bande magnétique sert de mémoire de masse pour stocker les informations de l'expérience. L'enregistrement est effectué par blocs dans un format compatible avec sa relecture par gros ordinateur. Compte tenu des blancs de mise en vitesse et avec une densité de 219 caractères par centimètre, une bande de 750 mètres permet de stocker 10 à 15 millions de caractères.

- la télétype est utilisée en organe de sortie pendant le déroulement de l'expérience : elle émet des messages, imprime des contenus et des rapports d'échelles, des histogrammes construits en mémoire centrale, etc ... Elle est utilisée en organe d'entrée pour initialiser les programmes expérimentaux.

- le lecteur de ruban permet le chargement des programmes stockés sur ruban perforé. Il est également utilisé avec le perforateur et la télétype pour procéder, en dehors des périodes d'expériences, à la mise au point de nouveaux programmes.

Le canal PIN-POT est utile lorsqu'il faut effectuer des transferts d'informations à une vitesse relativement élevée. La vitesse maximum de transfert est un mot de 12 bits tous les cycles mémoires, soit toutes les 1,75 microsecondes. Ce canal est utilisé pour connecter une unité de visualisation sur écran cathodique et un système de multiplexage des données procurant, à la limite, 512 voies d'accès direct à l'unité centrale. A ces voies sont connectés les équipements

de mesure utilisés dans l'expérience tels que les chambres à étincelles, les hodoscopes, les échelles de comptage, etc ..., mais également les dispositifs de contrôle et de gestion de l'expérience. Cette partie du système regroupe donc tous les circuits d'interface spéciaux développés pour inclure la calculatrice dans le système instrumental. Ces circuits et le système de multiplexage, réalisés en circuits intégrés T2L (niveaux logiques 0 V et + 4 V), sont détaillés ci-dessous.

B - L'INTERFACE [5] :

Le canal PIN-POT ne permet pas seulement la transmission bidirectionnelle de mots ou blocs de mots de 12 bits entre la mémoire centrale et des registres extérieurs ; il peut également fournir une adresse de 12 bits accompagnant des signaux de commande ou de test des périphériques spéciaux. Ainsi, une fonction logique extérieure peut être sélectionnée et commandée ou sélectionnée et testée par la calculatrice.

Les opérations d'E/S par le canal PIN-POT s'exécutent sous forme d'instructions. Quatre types d'instructions sont utilisées pour commander les différentes fonctions du canal [6] :

codes symboliques	Fonctions
EOM	Sélection et commande d'une fonction externe.
PIN	Entrée parallèle d'un mot de 12 bits
BPI	Entrée parallèle, mot par mot, d'un bloc de mots de 12 bits.
POT	Sortie parallèle d'un mot de 12 bits.
BPO	Sortie parallèle, mot par mot, d'un bloc de mots de 12 bits.
SES	Sélection et test d'une condition externe.

Pour une description détaillée de ces instructions on se reportera en appendice.

1 - Adressage et multiplexage :

Une instruction EOM ou SES fournit une adresse de 12 bits (signaux C12 à C23) pour sélectionner l'unité externe désirée. Ceci correspond donc à 4096 adresses que nous avons réparties en 64 canaux de 64 sous-adresses chacun.

Les différents canaux sont adressés à l'aide des lignes C12 à C17. Les signaux véhiculés par ces lignes sont décodés à l'entrée des canaux et un signal de validation est envoyé à tous les périphériques connectés au canal sélectionné.

Les différentes sous-adresses d'un canal sont sélectionnées à l'aide des lignes C18 à C23. Les signaux portés par ces lignes sont décodés au niveau des périphériques.

Enfin, l'opération qui doit être exécutée à la sous-adresse indiquée dans le canal choisi est précisée par le signal SYS ou le signal SKSS suivant que l'instruction exécutée est une EOM ou une SES.

Les adresses sont données aux canaux par câblage au moment du montage. Les sous-adresses sont données aux périphériques, soit par câblage (adresses fixes), soit par "domino-adresse" facilement interchangeable (adresses mobiles). Les 2 systèmes de décodage qui en résultent sont schématisés sur la figure 22.

La figure 23 montre l'organisation actuelle du système de multiplexage avec 8 canaux possibles. Un coupleur adapte les niveaux logiques entre le canal PIN-POT et l'interface et fait un multiplexage sur 8 voies. Chaque voie peut alimenter un canal spécialisé ou permettant toutes les entrées sorties standards du canal PIN-POT et réalisant un second multiplexage sur 8 voies. Des périphériques peuvent être connectés à ces voies, directement ou à travers un troisième niveau de multiplexage. On peut donc, à la limite, connecter 64 unités périphériques sur un seul canal.

Quatre canaux ont été développés pour les besoins de l'expérience, chacun pouvant assurer la transmission de signaux tout ou rien destinés à commander des fonctions périphériques ou à réaliser un test rapide d'une condition externe. De plus, chaque canal contient une logique propre à sa fonction :

- le canal 04 peut acquérir ou délivrer de l'information codée sur 12 bits,

- le canal 01 est spécialisé dans l'acquisition sur 2 mots de données codées sur 24 bits,

- le canal 03 est organisé comme le canal 01 mais travaille en sortie,

- le canal 06 est spécialisé dans l'exécution de commandes et de tests destinés à modifier ou reconnaître l'état courant de l'expérience.

2 - Le canal 04 : Acquisition de données et contrôle de l'expérience.

Ce canal permet d'exécuter toutes les opérations d'entrée-sortie commandées par les instructions du canal PIN-POT. Nous y trouvons des dispositifs d'acquisition de données tels que la logique d'hodoscopes et la logique des chambres à étincelles et des systèmes de contrôle de l'expérience.

L'organisation générale du canal est schématisé sur la figure 24.

a - Acquisition des hodoscopes et des zones angulaires :

Il est indispensable de mettre provisoirement en réserve, dans des registres tampons, les informations venant des détecteurs et qui doivent être lues par la calculatrice. Le système d'acquisition nécessite donc autant de mémoires unitaires qu'il y a de compteurs dans les hodoscopes et de zones angulaires définies par les matrices de coïncidences. Un registre tampon est l'ensemble des mémoires concernant tous les compteurs d'un hodoscope ou toutes les zones angulaires définies par une matrice.

Les entrées d'un registre sont accessibles à travers des portes. Chaque porte est précédée d'une ligne à retard destinée à compenser le temps de traitement dans la logique (Figure 25). Pour écrire dans un registre on ouvre les portes avec le signal de "sélection double" s'il s'agit d'un registre destiné à recevoir les informations d'un hodoscope ou l'un des 2 signaux de "sélection simple" s'il s'agit d'un registre destiné à recevoir les informations d'une matrice.

Les mots stockés dans les registres seront transmis un par un à la logique d'interface. Cette logique se chargera de vérifier que

chaque mot contient une information et une seule, de concentrer les informations des différents registres et de les transmettre au canal PIN-POT dans un format compatible avec leur enregistrement en mémoire centrale.

- Entrée des informations.

La structure de la logique impose que les informations venant d'un hodoscope de compteurs ou d'une matrice de coïncidences lui soient envoyées sous forme série. Les informations se présentant sous forme parallèle à la sortie d'un registre tampon on doit effectuer la conversion parallèle-série.

Cette opération est réalisée au moyen des circuits logiques représentés par la figure 26. On utilise un registre à décalage à 24 positions RD, dont on fait progresser l'information à chaque impulsion d'une horloge série H. Si on reçoit en parallèle l'information d'un registre tampon, on la recueille sous forme série à la sortie du dernier étage du registre à décalage. Un compteur de 0 à 23 C1, arrête l'horloge après la 24ème impulsion.

- Contrôle de l'information.

La logique matricielle et le canal de transmission des données sélectionnées utilisent un nombre important de modules logiques et la défaillance de l'un d'eux est toujours possible.

Pour éviter des erreurs de codage dues à la défaillance du matériel on vérifie que chaque mot recueilli à la sortie du registre à décalage contient un bit positionné dans l'état 1 et un seul.

Trois bascules permettent d'opérer ce contrôle (figure 27) : la bascule B1 reconnaît l'absence d'information, la bascule B2, la présence d'au moins une information et la bascule B3, plusieurs informations dans un mot.

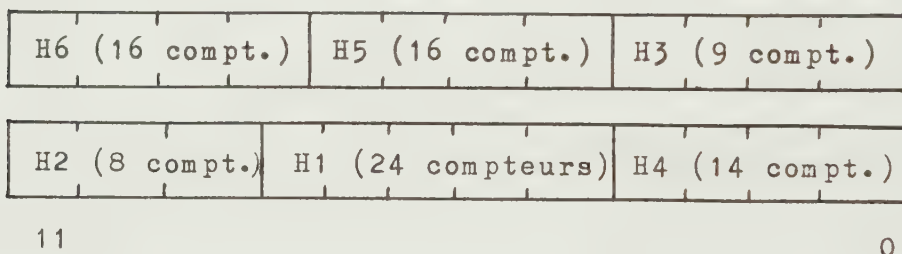
Initialement les 3 bascules sont à zéro, les portes P1 et P2 sont ouvertes et la porte P3 est fermée. Si le mot analysé ne contient aucune information B2 reste à 0 laissant la porte P1 ouverte et la 24ème impulsion de l'horloge met à 1 la bascule B1. Si le mot contient plusieurs informations, la première met la bascule B2 dans l'état 1 ouvrant la porte P3 et la seconde met à 1 la bascule B3. Si le mot analysé contient une information et une seule, B2 est mise dans l'état 1 mais B1 et B3 ne changent pas d'état.

Dans ce dernier cas seulement la porte P2 reste ouverte et permet une réponse affirmative au test de la calculatrice.

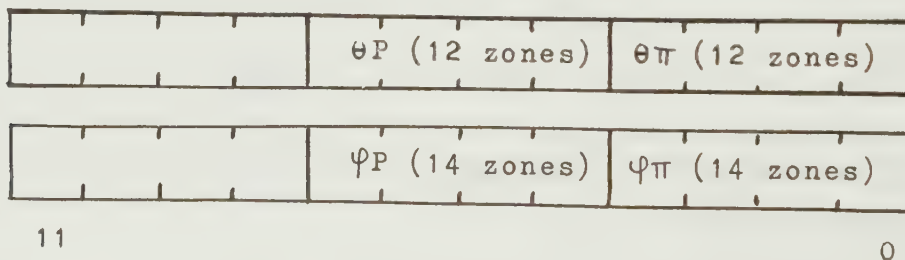
- Concentration des informations.

Un totalisateur compte les impulsions de l'horloge jusqu'à ce que la première information sorte du registre à décalage. Le totalisateur contient alors le numéro de la première information rencontrée dans l'hodoscope ou la matrice analysée.

Il suffit de 5 chiffres binaires pour numérotter les 24 compteurs de l'hodoscope H1, de 3 chiffres binaires pour les 8 compteurs de H2 et de 4 chiffres binaires pour chacun des autres hodoscopes. La calculatrice fonctionnant avec des mots de 12 bits, les 6 hodoscopes peuvent être concentrés dans 2 mots représentés par les formats suivants :



En utilisant le même principe on peut également concentrer les zones angulaires θP , $\theta \pi$, φP et $\varphi \pi$ dans 2 autres mots de 12 bits :



L'organisation correspondante des organes de codage est décrite par la figure 28. A et B sont des compteurs binaires de 4 bits, C est un compteur de 1 bit et D, un compteur de 3 bits. Selon l'état de la bascule B4, C et B sont utilisés comme un compteur de 5 bits ou D et C, comme un compteur de 4 bits.

Par exemple, si B4 est dans l'état 1, nous disposons des totalisateurs suivants :

A - 4 bits
C + B - 5 bits
D - 3 bits

Un compteur de 1 à 3 C2, contrôle l'aiguillage des impulsions de l'horloge à l'entrée des trois totalisateurs.

- Déroulement du dialogue.

Le format du mot est sous contrôle du programme ; on peut donc assembler 1, 2 ou 3 informations dans un mot.

Les bascules de contrôle, B1, B2 et B3, sont également commandées par le calculateur : B2 est remise systématiquement à 0 avant de contrôler chaque information ; B1 et B3 sont remise à 0 une seule fois par mot. Ainsi, on peut constituer un mot complet puis faire un test de validité global.

Par exemple, dans le cas du second "mot hodoscope" la séquence est la suivante :

EOM 0403 (H4)	- contrôle et codage dans le totalisateur A
EOM 0404 (H1)	- contrôle et codage dans le totalisateur C + B
EOM 0405 (H2)	- contrôle et codage dans le totalisateur D
SES 0407	- test de validité du mot.

Chaque instruction EOM produit le transfert du contenu d'un registre tampon dans le registre à décalage, la remise à 0 de la bascule B2, le comptage d'une unité dans le compteur d'aiguillage et le démarrage de l'horloge. De plus, l'EOM 0404 met dans l'état 1 la bascule B4, de sorte que C et B forment un seul totalisateur. La vitesse maximum de transfert des signaux de commande (SYS) est une sortie tous les 4 cycles mémoires ; on dispose donc de 7 μ s pour effectuer chaque codage.

L'instruction SES transmet le résultat du contrôle à la calculatrice. Si le test détecte une erreur le mot n'est pas pris en compte ; sinon la calculatrice exécute les instructions suivantes en séquence :

EOM 047 Appel du mot

PIN Enregistrement du mot en mémoire centrale.

L'instruction EOM met dans l'état 1 la bascule B5, formant le signal RTF et ouvrant les portes de sortie des codeurs ; ainsi le mot est affiché sur les 12 lignes d'entrée du canal PIN-POT et le signal "transfert prêt" est envoyé à la calculatrice.

L'instruction PIN fait la lecture des informations présentées à l'entrée du canal, range le mot en mémoire centrale puis génère le signal de fin d'enregistrement RTI qui produit la remise à 0 générale de la logique.

b - Acquisition des chambres à étincelles :

Le polarimètre utilise des chambres à étincelles à fils avec un système de lecture par tores (*). L'ensemble comporte 64 plans de mesure de 800 fils chacun : 32 plans de fils verticaux et 32 plans de fils horizontaux.

L'électronique nécessaire pour exploiter les informations des chambres doit assurer 3 fonctions :

- la lecture des tores de l'ensemble (51 200 tores),
- le codage des tores basculés (2 à 3 tores par plan et par étincelles),
- le transfert des codes vers la calculatrice.

Dans le cas le plus courant, celui où les chambres ont enregistré la trajectoire d'une seule particule, le temps mort dû à l'acquisition des données est 3 millisecondes environ ; lorsque plusieurs particules ont été enregistrées chaque trajectoire supplémentaire prolonge l'acquisition de 0,5 milliseconde environ.

- Lecture des tores :

Les tores d'une chambre à étincelles sont rangés à une extrémité du plan de mesure sous la forme d'une matrice de 25 lignes et 32 colonnes ; les 32 matrices des chambres à fils horizontaux et les 32 matrices des chambres à fils verticaux sont regroupées séparément et forment 2 blocs mémoires indépendants. Chaque bloc mémoire peut être lu par mot de 32 bits en parallèles en utilisant le principe de

(*) L'ensemble a été réalisé en collaboration avec le SIN et le STIPE [7] , [8] , [9] .

l'interrogation par "demi-courant". La figure 29 montre le tissage des matrices et la manière dont elles sont interconnectées pour former un bloc. Chaque tore est traversé par 4 fils :

- un fil particulier à chacun des tores ou fil d'écriture,
- un fil qui passe dans tous les tores d'une ligne ou fil de groupe ; les 25 fils de groupe sont communs à toutes les matrices d'un bloc,
- un fil qui passe dans tous les tores d'une matrice ou fil de plan,

- un fil traversant tous les tores d'une ligne verticale ou fil de lecture. Chaque fil de lecture est connecté au primaire d'un transformateur d'impulsion de rapport 2/1. Cette amplification de tension permet de mélanger à travers des diodes les informations recueillies sur des fils de lecture occupant des positions homologues dans les différents plans de manière à transmettre les informations par un canal unique constitué par un jeu de 32 conducteurs.

Appelons I le courant nécessaire au basculement d'un tore. Pour lire un groupe particulier dans un plan donné ou envoie simultanément un courant $I/2$ dans le fil de groupe et un courant $I/2$ dans le fil de plan correspondant. Seuls les tores choisis subissent le champ du courant I et délivrent leurs informations sur les fils de lecture.

L'électronique utilisée pour faire la lecture séquentielle des 2 blocs mémoires est schématisée par la figure 30.

L'adresse d'un groupe à l'intérieur d'un bloc est déterminée par 2 registres à décalages montés en anneaux :

- un registre à 25 positions ou anneau de groupe (bascules BG1 à BG25),
- un registre à 32 positions ou anneau de plan (bascules BP1 à BP32).

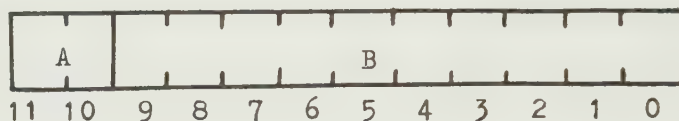
Chaque bloc mémoire est interrogé par un générateur de courant de groupe et un générateur de courant de plan à travers des circuits d'aiguillage commandés par les anneaux. Chaque générateur produit un courant $I/2$ uniquement pendant la durée de l'impulsion de commande qui lui est appliquée. La bascule $B x + y$ permet d'aiguiller les impul-

sions de commande vers les générateurs de courants x ou les générateurs de courants y.

- Codages :

Pour numéroter explicitement 51 200 fils il faut former des codes de 16 chiffres binaires. La calculatrice fonctionnant avec des mots complets de 12 bits, cette méthode de codage conduirait à prévoir 2 mots en mémoire centrale et 4 caractères sur la bande magnétique pour enregistrer 16 bits seulement.

Pour diminuer la longueur des codes il a été décidé de numéroter les fils de chaque plan à partir de zéro et de rendre le numéro de plan implicite. Le codage peut alors être fait avec des mots de 12 bits à l'intérieur desquels les bits sont utilisés de la manière suivante :



Les 2 bits marqués A précisent la nature de l'information contenue dans B.

Les 10 bits marqués B donnent :

- soit un numéro de fil : si l'information est la première rencontrée dans un plan, A = 10, sinon, A = 00,

- soit un nombre de plans consécutifs n'ayant enregistrés aucune information (plans vides) : A = 11.

Par exemple, si tous les plans sont vides, à l'exception du sixième qui contient 3 tores consécutifs basculés dans le groupe numéro 12, on aura les codes suivants en numération octale, les numérotations commençant toutes à zéro :

6004 5 plans vides.

4544 1ère information dans le plan numéro 6.

0545 2ème information dans le plan numéro 6.

0546 3ème information dans le plan numéro 6.

6071 58 plans vides.

La partie adresse d'un mot "numéro de fil" se compose de la juxtaposition du numéro de groupe (bits 5 à 9) et du numéro de tores dans le groupe (bits 0 à 4), tous deux exprimés par leurs équivalents binaires et à partir de zéro.

Pour coder le numéro de groupe il suffit d'un compteur binaire de 5 bascules. Le compteur est remis à zéro au début de chaque plan et totalise ensuite les décalages successifs de l'anneau de groupe.

Pour coder le numéro de tore on utilise un second compteur binaire de 5 bascules et un registre à décalage à 32 positions : les signaux de lecture sont introduits en parallèle dans le registre et décalés pour être codés par le compteur.

Sur le schéma de la figure 31a nous trouvons les organes que nous venons d'énumérer : le compteur "numéro de groupe" CG, le compteur "numéro de tore" CT et le registre à décalage RD. Nous trouvons de plus :

- une bascule BC servant à définir les codes significatifs des mots "numéro de fils" (code 10 ou 00) ;
- une porte OU, P1, servant à reconnaître la présence ou l'absence d'information dans RD ; elle produit un signal de conditionnement que nous appellerons (RD) ou "contenu global de R.D.",
- un compteur binaire de 6 bascules Cpv pour comptabiliser les plans vides.
- Enregistrement des informations :

On a vu précédemment qu'une instruction BPI permet de ranger en mémoire centrale un bloc de données reçues par les lignes d'entrée du canal PIN-POT. Si la longueur du bloc n'est pas connue d'avance le périphérique émetteur de données doit transmettre simultanément le dernier mot et le signal de fin de transmission BT, sinon la calculatrice reste bloquée en phase d'attente.

Dans le cas de la lecture des chambres à étincelles le dernier mot est connu et, par conséquent, les opérations qui règlent la fin du transfert peuvent être exécutées, seulement lorsque les 64 plans de tores ont été analysés.

Ce mode de fonctionnement nécessite l'emploi d'un registre tampon de 12 bits entre la calculatrice et les codeurs. Tout accès au canal PIN-POT se fera en 2 temps :

- 1er temps : l'information codée est rangée dans le registre tampon et, simultanément, les bits indiquant la nature de l'information sont positionnés (code 00, 10 ou 11).

- 2ème temps : le contenu du registre tampon est transmis au canal quand l'une des conditions suivantes est réalisée :

- le registre à décalage n'est pas vide,
- l'analyse d'un plan est terminée (cette condition n'est valable pour un mot "plans vides" que s'il s'agit du dernier plan).

Les transferts entre le registre tampon et la mémoire centrale sont toujours effectués sous le contrôle du signal "transfert prêt" RTF, de la logique des chambres et du signal "entrée parallèle" PIN, de la calculatrice. Lorsque la logique veut transmettre le contenu du registre tampon, elle suspend l'analyse, ouvre les portes de lecture du registre et génère le signal RTF. Une fois reconnue ce signal la calculatrice range l'information en mémoire centrale et, simultanément, génère le signal PIN. Le front avant de PIN fait retomber le signal RTF (sinon un second enregistrement serait exécuté 1,75 μ s après le premier). Le front arrière de PIN (signal FP) ferme les portes de lecture, remet à zéro le registre tampon et relance l'analyse (figure 31b).

- Synchronisation du système :

Lorsque les chambres à étincelles sont déclenchées un signal de positionnement est envoyé à toutes les bascules du système de lecture. Ce signal interdit pendant quelques centaines de microsecondes le déblocage intempestif des générateurs de courants et prépare l'ensemble aux opérations de codages et de transferts.

Dès que le signal de positionnement disparaît, la calculatrice exécute les instructions du programme d'acquisition :

EOM 0425 0425 est l'adresse de sélection de la logique

BPI M enregistrement des informations.

L'instruction EOM met en marche un générateur d'impulsions de rythme et à partir de ce moment tous les transferts d'informations et les commandes se font en phase avec les impulsions de synchronisation délivrées par le générateur. L'instruction BPI, programmée à la suite de l'EOM, se chargera de l'enregistrement en mémoire centrale des données venant du registre tampon.

Le dispositif de synchronisation est représenté sur la figure 32. Un sélecteur distribue les impulsions de rythme sous la conduite de 2 bascules de conditionnement, BH1 et BH2. Selon l'état de ces bascules le générateur alimente une horloge H1 qui produit les signaux de synchronisation T1 à T8, une horloge H2 qui produit les signaux T'1 et T'2 ou produit lui-même les impulsions Gr.

Une bascule permet de mettre en marche ou d'arrêter le générateur de rythme.

Le rôle des différents signaux d'horloge et le fonctionnement de l'ensemble de la logique est explicité par le diagramme de la figure 33.

c - Contrôle de l'expérience.

Les systèmes de contrôle exécutent des fonctions du programme liées au déroulement automatique de l'expérience, notamment :

- la gestion des séquences d'acquisition ,
- la mise en place de la configuration expérimentale prévue par le programme.
- Gestion des acquisitions :

Pendant l'expérience on compte un certain nombre de signaux produits par l'électronique de contrôle de faisceau (le signal "pion incident" (C2.T2), le signal de "présélection" ($\Sigma H3.D.\overline{\Sigma AC}$), etc ...) et les signaux de sélection générés par la logique d'hodoscopes (le signal de "sélection double" ($50.5\emptyset.\overline{MULT}$), le signal de "sélection simple $\emptyset$ " ($50, 14\psi P, 14\psi\pi, \overline{MULT}$) et le signal de "sélection simple $\emptyset$ " ($5\emptyset, 120P, 120\pi, \overline{MULT}$)).

Parallèlement, le signal de "sélection double" commande le déclenchement des chambres à étincelles et la lecture en vol des hodoscopes, le signal de "sélection simple $\emptyset$ " commande la lecture de la matrice $\psi\pi$ et de l'hodoscope ψP et le signal de "sélection simple $\emptyset$ ",

la lecture des matrices $\Theta\eta$ et ΘP . Les informations lues sont stockées dans les registres tampons de la logique d'hodoscopes pour être écou-
lées en temps voulu vers le calculateur.

Entre d'une part, les circuits fournissant les signaux de comp-
tage et de commande et d'autre part, les échelles et les dispositifs
commandés sont intercalées des portes rapides. Ces portes ont, prin-
cipalement, 2 rôles :

- elles donnent accès aux échelles de comptage et permettent la
transmission des signaux de commande seulement pendant les périodes
de déversement de faisceau,

- fermées par le signal de l'événement sélectionné et réou-
vertes par le calculateur, elles interrompent les comptages et les
commandes durant les temps morts dus à l'acquisition de données.

Le signal de commande des portes rapides est produit par coïn-
cidence entre un signal "Porte déversement" établi durant chaque
déversement de particules sur la cible et les signaux de 2 bascules
de conditionnement, Bpr et Bpc (Figure 34). Supposons les bascules
Bpr, Bpc et l'entrée "porte déversement" dans l'état 1 ; la sortie
"porte générale" est alors à 1, ouvrant les portes rapides, et le
signal d'un événement sélectionné produira :

- le stockage momentané de ses informations,
- la remise à 0 de Bpr (fermeture des portes rapides),
- une demande d'interruption prioritaire conduisant au program-
me suivant :

EOM	0433	Remise à 0 de Bpc
...		Acquisition des données enregistrées
EOM	0432	Remise à 1 de Bpr
EOM	0434	Remise à 1 de Bpc

La réouverture en 2 temps des portes rapides permet d'éviter
les incertitudes qui résulteraient de la présence simultanée d'un
signal de remise à 1 et d'un signal de remise à 0 de Bpr.

- Contrôle de la configuration expérimentale :

Différents programmes peuvent être mis en oeuvre à partir d'une
console de commande. Les programmes expérimentaux sont au nombre de
trois :

- le programme numéro 1 repose sur l'utilisation du groupe de comptage ; il est utilisé pour des opérations de réglage de faisceau.

- le programme numéro 2 permet, outre l'exploitation du groupe de comptage, l'enregistrement, sous forme de cumul, des zones angulaires définies par les matrices de coïncidences $\theta\eta$, θP et $\eta\eta$ et l'hodoscope ηP . La visualisation des zones de cumul permet une optimisation rapide de la position des hodoscopes.

- le programme numéro 3 prévoit l'exploitation du dispositif instrumental complet et la mise sur bande magnétique des informations.

Selon le programme choisi on mettra en service ou hors service le déclenchement des chambres à étincelles, la lecture des hodoscopes, etc ... Ces différentes fonctions sont résumées dans un mot du programme que nous appellerons "CONFIGURATION", chaque bit du mot "CONFIGURATION" indiquant une fonction particulière.

Lorsqu'un programme est mis en marche le mot "CONFIGURATION" est chargé dans un registre de l'interface ; les sorties du registre commandent l'ouverture et la fermeture d'un certain nombre de portes contrôlant les commandes des différentes fonctions : ainsi la calculatrice établit automatiquement la configuration expérimentale prévue au programme (figure 35).

3 - Le canal 01 : Acquisitions sur 2 mots.

- Les données à enregistrer :

Une échelle de comptage comporte 6 décades fonctionnant en mode 1, 2, 4, 8 ; sa capacité est donc un nombre de 24 chiffres en numération décimale codée binaire. Le contenu d'une échelle de comptage sera transmis à la calculatrice en mode série-parallèle, 12 bits par 12 bits.

On veut également enregistrer des données fournies par l'opérateur : le numéro de la bande magnétique en cours, l'impulsion des particules incidentes, la date, etc ... Ces paramètres sont introduits par l'intermédiaire d'unités spécialisées opérant la conversion décimale-décimale codée binaire de nombres affichés en chiffres décimaux. Une unité d'entrée de paramètres comporte 6 décades et sera enregistrée comme une échelle de comptage.

- Enregistrement des informations :

Le contenu complet d'une échelle de comptage ou d'une unité d'entrée de paramètres est rangé à deux adresses consécutives de la mémoire centrale par les instructions suivantes :

EOM X connexion de l'élément d'adresse X

PIN M rangement des 12 bits de poids forts dans la zone de mémoire d'adresse M

PIN M+1 rangement des 12 bits de poids faibles dans la zone de mémoire d'adresse M+1 et déconnexion de l'élément.

Le diagramme des temps de la séquence d'acquisition et les circuits logiques utilisés sont schématisés par la figure 36.

La "logique canal" est commune à tous les éléments du canal. Elle comporte les circuits de décodage du numéro de canal et la bascule B1 ouvrant successivement les portes des 12 bits de poids forts puis celles des 12 bits de poids faibles de l'information à transmettre.

La "logique élément" est propre à chaque élément (échelle ou unité d'entrée de paramètres). Elle comprend trois parties essentielles :

- un comparateur d'adresse permettant de décoder l'adresse de l'élément à l'intérieur du canal,

- une bascule B2, utilisée pour produire le signal RTF ; c'est la bascule de connexion de l'élément sélectionné,

- des "portes et des mélangeurs informations" permettant le découpage de l'information en 2 mots de 12 bits.

64 "logiques éléments" peuvent être connectés à la "logique canal" à travers 2 niveaux successifs de multiplexage sur 8 voies.

Initialement B1 peut être dans un état quelconque et B2 est dans l'état 0. Lorsque l'instruction EOM est exécutée les lignes C12 à C23 fournissent pendant 3,5 microsecondes l'adresse de l'élément sélectionné : le décodage des lignes C12 à C17 produit le signal "VAL. CANAL" et le décodage des lignes C18 à C23, le signal "VAL. ELEMENT". Pendant la période stable de l'adresse le signal SYS (1 ps) est envoyé au canal : il positionne B1 dans l'état

"lecture 1ère partie" et forme le signal RTF en changeant l'état de la bascule B2 de l'élément sélectionné. Le signal RTF commande, avec le signal "lecture 1ère partie", l'ouverture des portes des 12 bits de poids forts de l'information à transmettre et, simultanément, est envoyé à la calculatrice pour autoriser l'exécution des instructions PIN M et PIN M+1.

L'exécution d'une instruction PIN produit successivement les signaux PIN et RTI. Le premier signal PIN enregistre les poids forts de l'information et le signal RTI correspondant prépare la lecture des poids faibles en positionnant B1 dans l'état "lecture 2ème partie". Notons que la bascule B1 ne change d'état que sur le front arrière des signaux appliqués à son entrée H (horloge). Par conséquent, la porte P1 reste fermée jusqu'à la fin du signal RTI évitant ainsi la remise à 0 de B2.

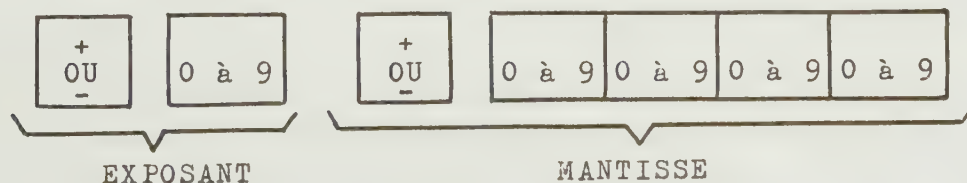
Les poids faibles sont enregistrés par le second signal PIN ; le second signal RTI est transmis à B2 à travers la porte P1 et déconnecte le périphérique en faisant retomber le signal RTF.

4 - Le canal O3 : Affichage numérique.

Au cours du déroulement de l'expérience le calculateur effectue un certain nombre de calculs en virgule flottante (rapports de contenus d'échelles) et présente les résultats sur des unités d'affichage numérique.

- Présentation des informations :

Les unités d'affichage numérique visualisent en chiffres décimaux des nombres en notation de virgule flottante avec une mantisse de quatre chiffres et un exposant de un chiffre. La mantisse et l'exposant sont affichés avec leurs signes.



Chaque chiffre décimal correspond au décodage de quatre chiffres binaires et chaque signe + ou - au décodage d'un chiffre binaire supplémentaire. Par conséquent, un nombre occupe 2 mots en mémoire centrale.

L'affectation des bits de chacun des mots est définie par les formats suivants :

1er mot	Signe Mantisse	Signe exposant	Inutilisés	E X P O S A N T	10^{-1} MANTISSE
2ème mot	10^{-2} MANTISSE	10^{-3} MANTISSE	10^{-4} MANTISSE		

- Affichage :

Une unité d'affichage possède un registre adressable de 22 bits recevant les informations à visualiser. Deux mots consécutifs de la mémoire centrale sont copiés dans le registre en utilisant les instructions suivantes :

- EOM X Connection de l'unité d'affichage d'adresse X.
- POT M Sortie du mot situé à l'emplacement d'adresse M de la mémoire et rangement des 10 bits significatifs dans la première partie du registre d'affichage.
- POT M+1 Sortie du mot situé à l'emplacement d'adresse M+1 de la mémoire, rangement des 12 bits dans la seconde partie du registre et déconnexion de l'unité.

Le diagramme des opérations et l'organisation logique correspondante sont schématisés par la figure 37.

Au même titre que le canal 01, le canal 03 comporte :

- au niveau du canal, les circuits de décodage du numéro de canal et la bascule "première et deuxième parties".
- au niveau de chaque élément, le comparateur d'adresse et la bascule de connexion de l'élément.

Les lignes C12 à C23 sont utilisées pour transmettre, successivement, l'adresse de l'unité choisie (EOM) et les deux mots d'informations (POT). Les portes informations sont ouvertes, uniquement pendant l'exécution des instructions POT en introduisant la condition supplémentaire "POT2" sur les lignes "première et deuxième parties" (portes P2 et P3).

Quand l'instruction EOM est exécutée le signal SYS positionne B1 dans l'état "écriture 1ère partie" et forme le signal RTF avec la bascule B2 de l'élément sélectionné. Le signal RTF est envoyé à la calculatrice pour permettre l'exécution des instructions POT M et POT M+1 et prépare l'ouverture des "portes informations".

L'exécution d'une instruction POT est accompagnée du signal POT2 durant la sortie effective du mot sur les lignes C12 à C23. Le premier signal POT2 ouvre les "portes informations" du premier mot et les lignes C12, C13 et C16 à C23 sont enregistrées dans la première partie du registre d'affichage ; le front arrière de POT2 positionne B1 dans l'état "écriture 2ème partie".

Le second signal POT2 ouvre les "portes informations" du second mot et les lignes C12 à C23 sont enregistrées dans la 2ème partie du registre d'affichage. POT2 est simultanément transmis à B2 à travers la porte P1 et le front arrière du signal déconnecte l'unité d'affichage en faisant retomber le signal RTF.

5 - Le canal 06 : la console physicien.

S.A.G.E. est exploité à partir d'une console de commande connectée à la calculatrice par l'intermédiaire du canal 06. La console comporte les indicateurs et les commandes nécessaires pour afficher l'état courant de l'expérience et modifier cet état. Elle permet essentiellement :

- le choix du programme principal,
- la mise en marche et l'arrêt de l'expérience,
- l'utilisation d'un certain nombre de sous-programmes disponibles en option .

De plus, ce canal permet de produire des demandes d'interruption par programme et des signaux de remise à zéro de systèmes périphériques divers.

L'organisation générale du canal 06 est schématisée sur la figure 38. Parmi les différents éléments connectés au canal seule la console de commande constitue un système original et va être détaillée.

a - Gestion du programme principal.

- Sélection du programme :

Le mode de fonctionnement désiré par l'opérateur peut être simple (utilisation du bloc de comptage seul) ou complexe (utilisation du système instrumental complet) mais correspond toujours à un programme expérimental déterminé qui peut être mis en oeuvre à partir de la console de commande.

Le système de sélection du programme est schématisé sur la figure 39. Un jeu de six boutons poussoirs P1 à P6, permet d'écrire dans un registre de six bascules B1 à B6. Les entrées du registre sont interconnectées de façon telle que chaque bascule puisse être positionnée dans l'état 1 de manière exclusive, chaque position du registre correspondant à une commande particulière. L'état de ces bascules est affiché sur des voyants et peut être examiné par programme. Ainsi, lors de l'exécution des tests SKSS 0602 à 0607 la calculatrice fera l'identification de la bascule sélectionnée et le programme correspondant sera exécuté en séquence.

Dès la prise en charge du programme, les portes transmettant les signaux des boutons poussoirs sont fermées interdisant toute nouvelle manoeuvre pendant l'exécution de la tâche demandée.

- Mise en marche et arrêt de l'expérience :

La figure 40 montre la logique utilisée pour commander la mise en marche ou l'arrêt de l'expérience. Nous y trouvons :

- un bistable "Demande arrêt-marche" Bd,
- un bistable "Prise en compte arrêt-marche" Bpc,
- un bistable "Mode arrêt" Bm.

Lorsque l'expérience est arrêtée les bistables Bd et Bpc sont tous les deux dans l'état 0 ; les voyants "Arrêt demandé" AD, et "Programme arrêt" PA, sont donc allumés.

La marche est demandée par le bouton poussoir M ; il positionne Bd dans l'état $S = 1$, allumant le voyant "Marche Demandé" MD et ouvrant la porte de mise à 1 de la bascule Bpc (porte P1). Lors de l'exécution du test SKSS 0600 la calculatrice prend la demande en compte et envoie le signal SYS 0600 qui positionne Bpc dans l'état 1

allumant le voyant "Programme Marche" PM. De plus, le niveau 0 à la sortie complémentaire de Bpc bloque le système de sélection des programmes expérimentaux.

Pour obtenir l'arrêt de l'expérience la bascule Bd doit être remise dans l'état $S = 0$; le voyant AD est de nouveau allumé et la porte de mise à zéro de la bascule Bpc est ouverte (Porte P2). Lors de l'exécution d'un nouveau test SKSS 0600 la calculatrice reconnaît la modification demandée et envoie le signal SYS 0600 qui remet Bpc à 0, allumant le voyant PA et débloquent la sélection des programmes.

Le signal de remise à zéro de Bd peut provenir de la calculatrice elle-même (SYS 0601), de l'utilisateur (bouton poussoir A. Man.) ou d'un système périphérique quelconque (arrêt extérieur automatique). Le mode d'arrêt est choisi par une clé à 3 positions (mode arrêt) ; elle n'a pas d'action en position centrale et peut occuper momentanément les positions "Arrêt Ext." ou "Arrêt Progr.". En position "Arrêt Ext." la clé positionne Bm dans l'état $S = 1$; la porte P3 est ouverte et l'arrêt peut être demandé par le bouton poussoir "Arrêt Man." ou l'entrée "Arrêt Ext.". En position "Arrêt Progr." la clé positionne Bm dans l'état $S = 0$ et dans ce cas la porte P3 est fermée interdisant toute intervention extérieure à la calculatrice.

b - Sélection des sous-programmes.

Au cours du déroulement de l'expérience l'utilisateur peut demander l'exécution de sous-programmes optionnels dont la plupart sont des programmes de visualisation sur écran cathodique. Ainsi, des trajectoires de protons de recul enregistrés par les chambres à étincelles, un certain nombre d'histogrammes construits avec l'ensemble des événements acquis ou le signal de résonance nucléaire de la cible peuvent être observés à tout instant.

Le système d'option des sous-programmes est schématisé par la figure 41. Il comprend huit circuits identiques comportant chacun :

- un bouton poussoir P, pour demander le sous-programme désiré,
- un bistable Bd, qui garde en mémoire la demande jusqu'à ce qu'elle soit prise en compte par la calculatrice,

- un bistable Bpc, affiché sur un voyant lumineux servant à indiquer la prise en compte de la demande par la calculatrice.

Les différents sous-programmes sont exclusifs entre eux et un système de protection câblé interdit toute fausse manoeuvre au niveau de la console. Pour cela, le signal venant de chacun des boutons poussoirs agit sur l'entrée RA1 du bistable Bd correspondant à son numéro et, à travers des mélangeurs, sur les entrées R.A.O des sept autres bistables.

L'état des bistables Bd1 à Bd8 peut être testé par programme (SKSS 0610 à 0617). Seule la bascule positionnée dans l'état 1 fournit une réponse affirmative au test correspondant à son numéro. La réponse est envoyée à la calculatrice sur la ligne SSC (prise en compte de la commande), remet le bistable Bd sélectionné à 0 (effacement de la commande), positionne la bascule Bpc associée dans l'état 1 (indication de la prise en compte) et agit sur les entrées R.A.O des sept autres bascules Bpc (effacement de la prise en compte précédente).

C - LA PROGRAMMATION (*).

Le système de programmation de l'expérience comporte 3 ensembles principaux :

- les programmes de gestion de la console qui permettent le dialogue avec l'expérimentateur,
- des programmes "d'applications" spécifiques assurant principalement l'acquisition et l'enregistrement des données venant de l'expérience et la visualisation des informations nécessaires à la surveillance du bon fonctionnement de l'expérience et de l'appareillage,
- un superviseur temps réel qui a pour fonction de gérer les entrées-sorties par le canal W.

Ces programmes imposent, pour être exploités, la mise en oeuvre du dispositif d'interruption prioritaire de la calculatrice. Dans l'ordre des priorités, les interruptions attendues sont les suivantes :

- "I1W et I2W" sont les interruptions de contrôle du canal W ; elles sont produites par la calculatrice elle-même et utilisées par le superviseur,

(*) en collaboration avec le D.I. [10] , [11].

- "IT ACQUISITION" est produite par l'apparition d'un événement sélectionné ; elle permet d'acquérir les données individuelles de l'événement,

- "IT CYCLE" est l'interruption de fin de déversement ; elle assure la lecture des échelles de comptage, l'exécution puis l'affichage numérique d'un certain nombre de calculs, l'enregistrement sur la bande magnétique des données acquises au cours du cycle et vérifie si l'expérience doit être poursuivie ou non,

- "IT To" est l'interruption de début de déversement ; elle assure la prise en charge des sous-programmes optionnels demandés par l'intermédiaire de la console de commande et l'exécution des programmes de visualisation cycliques (par exemple, la visualisation de la trajectoire de l'un des protons de recul acquis au cours du cycle précédent).

1 - Gestion de la console.

L'expérience est divisée en "runs" de durée variable au maximum égal au temps de remplissage d'une bande magnétique. Au cours du déroulement d'un "run" l'expérience est rythmée par le cyclage de l'accélérateur, à savoir toutes les 2,5 secondes environ un déversement de particules qui dure 250 à 300 ms. Au début et à la fin de chacun des "runs" et durant les "temps morts" séparant les déversements les programmes de gestion de la console jouent un rôle important.

Pour décider le démarrage d'un "run" le programme effectue un test "marche demandée" à l'aide d'une instruction SES puis un branchement conditionné par l'état du registre témoin de l'unité centrale (registre unitaire F). Si la bascule "A/M demandée" est en position arrêt (voir schéma logique du système A/M, figure 40) l'information d'état fournie par la console positionne le registre témoin à 1 ; l'instruction de branchement renvoie à l'adresse de départ et le test est renouvelé (boucle d'attente "marche demandée"). Dès que la marche est demandée le registre témoin change d'état ($F = 0$) ; le branchement n'est plus effectué permettant l'appel puis l'exécution du programme choisi par l'expérimentateur (voir système de sélection du programme principal, figure 39). Les phases principales de la mise en marche sont les suivantes :

- blocage du dispositif de sélection du programme principal (RA1 bascule "A/M effectif"),

- recherche du numéro du programme demandé par l'expérimentateur (tests SKSS 602 à 607),

- initialisation du programme choisi (RA0 tables acquisitions, ouverture des portes rapides, génération de la configuration prévue au programme, etc ...),

- branchement de la calculatrice en boucle d'attente "marche".

Des programmes de visualisations dites permanentes sont incorporés dans les boucles d'attente. L'exécution de ces programmes sera hachée par les demandes d'interruptions qui seront faites. Le diagramme a du tableau 1 résume la séquence de démarrage.

Après chaque déversement (IT CYCLE) la calculatrice test l'état du bistable "Mode Arrêt" de la console puis, selon la réponse obtenue, vérifie les conditions d'arrêt programmées (précompte atteint) ou l'éventualité d'un arrêt demandé par une commande extérieure. Si l'expérience doit être poursuivie la calculatrice retourne en boucle d'attente "marche". Si l'expérience doit être arrêtée la calculatrice exécute les opérations de fin de "run", débloque le dispositif de sélection du programme principal (RAZ bascule "A/M effectif") puis retourne en boucle d'attente "marche demandée". La séquence type de programmation de la console en fin de cycle est résumée par le diagramme b du tableau 1.

Enfin, le programme de gestion de la console assure la prise en charge des sous-programmes optionnels. Au début de chaque cycle (IT.To) la calculatrice scrute l'état des bistables Bd1 à Bd8 (voir dispositif de sélection des sous-programmes optionnels, figure 41). Si un sous-programme est demandé le numéro de l'option est inscrit dans un mot de la mémoire que nous appellerons, par exemple, "OPTION VISU". Si aucun sous-programme n'est demandé le mot "OPTION VISU" conserve l'indication de la dernière prise en charge. Ainsi, tant qu'aucune autre option n'aura été demandée le sous-programme pourra être exécuté au gré du programme principal.

Dans le cas d'un ensemble d'options comportant, comme cela est fréquent, des sous-programmes de visualisations cycliques, le programme exécuté en début de cycle peut être résumé par le diagramme c du tableau 1.

2 - Les programmes "d'application".

- Acquisition des données individuelles des événements sélectionnés :

On a vu précédemment que le signal de "sélection double" commande le déclenchement des chambres à étincelles et la lecture en vol des hodoscopes, le signal de "sélection simple θ " commande la lecture de la matrice $\varphi\eta$ et de l'hodoscope φP et le signal de "sélection simple $\emptyset$ ", la lecture des matrices $\theta\eta$ et θP ; les informations lues sont mises en mémoire pour être écoulées en temps voulu vers la calculatrice.

Parallèlement les signaux de sélection commandent la fermeture des portes rapides (RAZ Bpr), positionnent des témoins individuels puis sont mélangés pour produire "IT ACQUISITION". Une fois reçu ce signal le calculateur exécute les acquisitions selon les indications fournies par les témoins, puis réinitialise le processus (RAZ des mémoires tampon, réouverture des portes rapides et retour en boucle d'attente "marche").

Les 2 "mots hodoscopes" et le bloc de mots venant des chambres sont rangés en mémoire centrale en attendant d'être stockés sur la bande magnétique. De plus, les informations venant des hodoscopes sont enregistrées sous forme de cumul, une adresse en mémoire étant affectée à chaque compteur.

L'information sur les angles de diffusion est également enregistrée sous forme de cumul, une adresse en mémoire étant affectée à chaque combinaison $\theta P/\theta\eta$ et $\varphi P/\varphi\eta$. Ainsi, on construit 12 spectres de 12 canaux chacun donnant la distribution des zones angulaires θP associées à chaque zone $\theta\eta$ et 14 spectres de 14 canaux donnant la distribution des zones φP associées à chaque zone $\varphi\eta$.

- Visualisation sur écran cathodique :

Les sous-programmes optionnels appelés par l'intermédiaire de la console permettent de visualiser les zones de cumul et la trajectoire, dans le polarimètre, de l'un des protons de recul enregistrés au cours du cycle précédent :

- les zones de cumul réservées aux compteurs peuvent être visualisées hodoscope par hodoscope (tableau 2(a)),

- les 12 spectres θ et les 14 spectres ϕ peuvent être visualisés en perspective isométrique, montrant le contenu complet de la matrice θ ou de la matrice ϕ , ou spectre par spectre (Tableau 2(b)),

- la trajectoire d'un proton de recul est visualisée sous la forme de 2 vues horthogonales comme sur le film d'une chambre à étincelles photographiée (Tableau 2(c)).

Ainsi, l'exécution de ces sous-programmes permet, en temps réel, la surveillance des compteurs et des chambres à étincelles et un contrôle qualitatif de la sélection.

- Acquisition et traitement des comptages :

Les comptages sont enregistrés et les échelles sont remises à zéro à la fin de chaque cycle de l'accélérateur (IT CYCLE). Les relevés partiels sont totalisés en mémoire centrale et les résultats, utilisés pour effectuer des calculs du type $X = A - B$ ou $Y = P/Q$ ou $Z = (K - L)/M$. Les résultats X, Y et Z peuvent, à chaque cycle, être présentés sur les unités d'affichage numérique et sont, à intervalles plus espacés, imprimés sur la télétype.

- Enregistrement sur la bande magnétique :

Les informations venant des compteurs et des chambres à étincelles sont enregistrées sur la bande magnétique à la fin de chaque cycle de l'accélérateur (IT CYCLE). Si la fin du "run" est intervenue au cours du cycle l'enregistrement comporte également les comptages totalisés en mémoire centrale, les 12 spectres θ et les 14 spectres ϕ .

L'enregistrement sur la bande est effectué dans un format compatible avec sa relecture par gros ordinateur (CDC 6600 ou IBM 7094).

3 - Gestion des entrées-sorties par le canal W.

Le transfert des données vers la bande magnétique ou la télétype se fait par l'intermédiaire du canal W. La vitesse à laquelle ces périphériques acceptent un caractère est particulièrement lente par rapport à la vitesse à laquelle l'ordinateur délivre un caractère ou un mot.

Pour remédier à cet inconvénient le canal W est équipé d'un registre tampon et tout transfert d'information sera exécuté en 2 temps :

1er temps : transfert à cadence rapide vers le registre tampon du mot rangé en mémoire centrale ($< 50 \mu s$),

2ème temps: sortie effective du mot situé dans le registre tampon à la cadence de l'élément périphérique (200 ms dans le cas de la télétype).

Le canal se charge de contrôler les transferts lents indépendamment de l'unité centrale ; le programme en cours n'est interrompu que pour commander les échanges entre la mémoire centrale et le registre tampon.

Ce travail entrelacé est rendu possible par les interruptions de contrôle du canal (I1W et I2W) et le superviseur temps réel qui permet la prise en compte puis l'exécution des entrées-sorties selon les demandes reçues et les classes de priorité affectées à ces opérations.

Par exemple dans le cas d'une demande d'édition sur la télétype le message est pris en compte par le superviseur et, dès que le canal est libre, les transferts sont exécutés sous le contrôle des interruptions I1W et I2W :

- I1W ou interruption "fin de mot" :

Elle est armée par le superviseur puis produite automatiquement chaque fois que le dernier caractère du mot rangé dans le registre tampon est transmis à la télétype. Le contenu du registre tampon est renouvelé par le sous-programme associé à l'interruption et le contrôle des opérations lentes est rendu au canal.

- I2W ou interruption "fin de transfert" :

Le niveau d'interruption correspondant à I2W est armé lorsque le dernier mot de l'enregistrement est transféré dans le registre tampon et, simultanément, le niveau I1W est désarmé. Le canal tampon contrôle, comme précédemment, la sortie lente et produit I2W lorsque le dernier caractère est transmis à la télétype. Le sous-programme mis en oeuvre par I2W vérifie l'absence d'erreur dans la transmission (test erreur canal) et désarme I2W.

Dans le cas du programme expérimental prévoyant l'exploitation du dispositif instrumental complet et la mise sur bande des informations :

- le diagramme du tableau 3 montre le déroulement des opérations de début de run,

- les diagrammes du tableau 4 montrent les programmes mis en oeuvre par les interruptions.

CONCLUSION

Nous venons de voir que les progrès technologiques réalisés d'une part, dans l'intégration des circuits et d'autre part, dans le domaine de l'informatique, apportent aux problèmes d'électronique posés par les expériences de physique près des grands accélérateurs des solutions nouvelles et puissantes :

- les circuits intégrés permettent la réalisation d'ensembles logiques, directement associés aux détecteurs, beaucoup plus élaborés que par le passé,

- les systèmes à programmes enregistrés remplacent avantageusement les dispositifs câblés tels que groupes de comptages et blocs mémoires ; ils sont d'une utilisation plus souple, s'avèrent nettement plus efficaces et libèrent le physicien d'un certain nombre de tâches astreignantes.

En ce qui concerne les circuits intégrés, ce qu'il est important de remarquer c'est, outre leurs petites dimensions, leurs performances dans un certain nombre de domaine : rapidité, fiabilité, prix de revient, etc ...

En ce qui concerne l'informatique, nous avons vu son incidence sur les méthodes d'expérimentation mais nous voulons également noter les changements importants qu'elle a introduit dans les méthodes de travail et la constitution d'un laboratoire d'expérimentation par l'électronique comme le S.E.E.

1 - AVANTAGES DES CIRCUITS INTEGRES :

Quand on évalue l'importance globale des circuits intégrés il faut considérer non seulement leurs petites dimensions mais aussi le fait qu'à la taille des dispositifs réalisés sont liés un certain nombre de performances. Si aujourd'hui les fabricants de circuits intégrés cherchent toujours à réduire les dimensions de leurs produits ce n'est généralement plus dans le but de réduire la taille des ensembles mais pour améliorer les performances dans un autre domaine.

Par exemple, dans le courant de ces dernières années, Motorola s'est attaché à réaliser des transistors intégrés de dimensions extrêmement réduites (la largeur de l'émetteur diffusé est de 3 microns pour une profondeur de 0,5 micron) et ces travaux ont donné naissance à deux nouvelles générations de circuits, nettement plus rapides que ceux de la première génération :

- la MECL II commercialisée dès 1968 (4 ns de temps de propagation),

- la MECL III commercialisée un an plus tard et qui permet d'atteindre des temps de propagation inférieurs à la nanoseconde.

Notons que la MECL II nous a permis de réaliser récemment une logique matricielle assez semblable à celle que nous venons de décrire mais dont le temps de traitement est inférieur à 50 ns et que la MECL III nous a permis de porter à $\pm 1,5$ ns la résolution des portes d'entrée de la logique de filtrage.

En dehors de ces considérations de rapidité un avantage important des circuits intégrés est leur faible consommation d'énergie. Bien que relativement peu important pour un circuit isolé cet avantage devient déterminant pour de gros ensembles, notamment dans le domaine de l'électronique rapide, où la consommation est encore, trop souvent, un facteur limitant.

Enfin, il y a deux autres aspects de la question qui à eux seuls suffiraient à justifier l'emploi des circuits intégrés : la fiabilité et le prix de revient des ensembles réalisés.

La fabrication d'un circuit intégré et celle d'un transistor planar au silicium emploient des matériaux et mettent en oeuvre des techniques qui sont essentiellement les mêmes. On pourrait supposer,

en conséquence, que la fiabilité d'un ensemble réalisé en circuits intégrés est du même ordre que celle d'un ensemble utilisant des diodes et des transistors classiques mais ce serait négliger un aspect essentiel du problème, celui des interconnexions, qui dans la réalisation de gros ensembles devient crucial.

En effet, la fiabilité d'un ensemble est déterminée par le moins fiable de ses éléments c'est-à-dire, généralement, le contact électrique entre deux conducteurs. Or, justement, l'intégration, en fournissant non plus des éléments simples mais des fonctions complètes, permet de réduire considérablement le nombre de connexions et, avec les circuits intégrés actuels, on estime que, déjà, le gain en fiabilité par rapport aux techniques classiques à transistors est de l'ordre de 50.

L'incidence de l'intégration sur les prix de revient est également spectaculaire.

Si l'on compare le coût d'un circuit MECL de la seconde génération, le MC 1010, contenant 4 portes logiques à 2 entrées à celui d'un transistor de rapidité équivalente, le 2N 918, on vérifie qu'une porte logique intégrée vaut approximativement le même prix qu'un transistor (environ 2,50 F). Ceci n'est bien entendu valable que pour des composants fabriqués sur une très grande échelle car il va de soi que la conception d'un circuit intégré coûte beaucoup plus cher que celle d'un transistor.

En plus de son caractère intrinsèquement plus économique le circuit intégré permet de réduire considérablement les frais de construction d'un ensemble électronique car les éléments à assembler sont en plus petit nombre et, généralement, le temps nécessaire à la mise au point est peu important.

On peut maintenant se demander quel est le prix de revient global d'une fonction logique intégrée et comment il se compare à celui d'un module utilisant des composants discrets pour réaliser la même fonction. C'est ce que nous avons résumé dans le tableau suivant en prenant comme éléments de comparaison la logique matricielle représentée à la figure 18 (logique de coplanarité) et un module "double coïncidence à 2 voies" type CR 138, commercialisé par la "Société d'Application Industrielle de la Physique" (S.A.I.P.).

Module	Composants	Nombre de coïncidences	Prix de revient		Durée de vie moyenne
			Module complet	Coïncidence 2 entrées	
Logique de coplanarité	Circuits intégrés	~ 200	~ 10 000F	~ 50F	2 à 3 ans (1 expérience)
CR 138	Discrets	2	985F	~ 492F	10 ans maximum

Au terme d'une expérience une partie importante des circuits intégrés ne peut être récupérée: ces circuits doivent, par conséquent, être amortis en 2 ou 3 ans. Mais, si la logique matricielle avait été réalisée avec des circuits CR 138, elle aurait coûté 10 fois plus cher et, pour arriver au même taux d'amortissement du matériel les circuits de base auraient dû être exploités durant 20 ans. Or, justement, compte tenu de l'évolution très rapide des techniques actuelles, un standard d'électronique est généralement périmé au bout de 10 ans et, par conséquent, l'emploi de circuits intégrés amortis en 2 ans reste une solution qui est encore 2 fois moins chère.

2 - EVOLUTION DES METHODES DE TRAVAIL.

L'informatique ayant été introduite dans les expériences, non seulement sous l'aspect de l'ordinateur mais aussi sous celui de logiques complexes inspirées des logiques de calculatrice, les électroniciens doivent apprendre le langage de l'informatique et devenir des logiciens. Cela ne veut pas dire que l'électronicien doit être pour autant capable de concevoir des programmes complexes : la programmation doit rester l'affaire de spécialistes car il est extrêmement peu probable qu'un même individu soit capable de traiter tous ces problèmes avec la même efficacité. Par conséquent, il est nécessaire d'avoir dans une même équipe des spécialistes des diverses pratiques qui examinent en commun les problèmes posés et élaborent des solutions comportant une juste proportion, variable suivant les cas, de logique enregistrée et de logique câblée.

Ce qui est important également c'est que, durant toute la préparation de l'expérience, il y ait collaboration étroite, au moins par le dialogue, entre d'une part, les physiciens et d'autre part les programmeurs et les électroniciens. Ainsi, un certain nombre d'options peuvent être différées puis être prises en parfaite connaissance de cause lorsque tous les critères de choix sont réunis. Ces critères peuvent être d'ordre technologiques et apparaître au cours de l'étude du système ou physique et apparaître seulement aux premiers essais expérimentaux, mais si physiciens et logiciens travaillent en collaboration étroite une solution acceptable par les deux partis peut être élaborée dans les meilleurs délais.

APPENDICE

LES INSTRUCTIONS DU CANAL PIN-POT

1 - Sélection et commande :

- Instruction EOM X : elle est utilisée pour commander de manière selective un équipement externe d'adresse X. Pendant l'exécution de cette instruction 12 lignes de sorties (C12 à C23) portent l'adresse de sélection du périphérique choisi et une ligne supplémentaire, le signal de commande (signal SYS) associé à ce type d'instruction.

2 - Entrée parallèle :

- Instruction PIN M : elle permet de ranger en mémoire centrale, à l'emplacement d'adresse M, un mot de 12 bits présenté par un périphérique sur 12 lignes d'entrée (Cd12 à Cd23) du canal. Lorsque l'instruction PIN est exécutée le calculateur entre dans une phase d'attente des informations à enregistrer ; il reste dans cette phase jusqu'à ce que le périphérique envoie le signal "Prêt" RTF. Une fois reçu ce signal le calculateur fait la lecture des lignes d'entrée Cd12 à Cd23 et, simultanément, produit le signal "entrée parallèle" PIN. Le signal PIN est suivi du signal "fin d'enregistrement" RTI, qui peut être utilisé pour déconnecter le périphérique.

- Instruction BPI M : cette instruction est à l'enregistrement d'un bloc de mots ce que l'instruction PIN est à l'enregistrement d'un mot unique. L'instruction BPI range séquentiellement en mémoire, à partir de l'emplacement d'adresse M, les N mots reçus d'un élément périphérique par les lignes Cd12 à Cd23. Un signal PIN est exécuté pendant l'enregistrement de chacun des mots et la séquence est terminée par le signal RTI.

Une seule instruction BPI peut transférer jusqu'à 4096 mots. Si la longueur du bloc est connue d'avance elle peut être indiquée dans le programme et, dans ce cas, l'instruction BPI se termine lorsque le compte de mots est atteint. Si la longueur du bloc est indéterminée l'instruction se termine lorsque le périphérique émetteur de données produit le signal "fin de transmission" BT.

Une instruction PIN ou BPI doit être précédée de l'instruction EOM pour sélectionner l'unité externe désirée. Les diagrammes de temps des figures 21a et 21b montrent les séquences de signaux correspondant aux différents cas.

3 - Sortie parallèle :

- Instruction POT M : elle permet d'appeler un mot de 12 bits situé à l'emplacement de mémoire d'adresse M et de le recopier dans un registre extérieur préalablement sélectionné. L'exécution de l'instruction POT place la calculatrice dans une phase d'attente comparable à celle de l'instruction PIN, appelle le mot à transférer et produit le signal POT 1 qui se terminera après la sortie effective du mot. Lorsque la calculatrice reçoit le signal RTF de l'unité périphérique intéressée le mot est présenté sur les lignes de sortie, C12 à C23, du canal et le signal d'échantillonnage POT 2 est envoyé au registre de l'unité externe.

- Instruction BPO M : elle permet la sortie séquentielle de N mots rangés en mémoire centrale à partir de l'emplacement d'adresse M. La longueur du bloc à transmettre peut être fixée par programme ou indéterminée. Dans le premier cas le transfert se termine automatiquement lorsque le compte de mots est atteint ; dans le second cas le transfert se termine lorsque le calculateur reçoit le signal BT de l'unité périphérique.

Les signaux de service sont les mêmes que ceux de l'instruction POT : POT 1 est établi pendant toute la durée du transfert et POT 2 pendant la sortie de chacun des mots.

Une instruction POT ou BPO doit être précédée de l'instruction EOM pour sélectionner l'unité externe désirée. Les diagrammes de temps des figures 21c et 21d montrent les séquences de signaux correspondant aux différents cas.

4 - Sélection et test :

- Instruction SES X : elle est utilisée pour reconnaître l'état d'un signal logique extérieur d'adresse X. Pendant l'exécution de cette instruction les lignes de sortie, C12 à C23, portent l'adresse de sélection du dispositif choisi et une ligne supplémentaire, le signal de test (signal SKSS) associé à ce type d'instruction. L'information d'état fournie par le périphérique (signal SSC) est renvoyée à la calculatrice et positionne dans l'état 0 ou 1 le registre témoin F, de l'unité centrale. L'état de ce bistable peut ensuite être examiné par des instructions permettant des ruptures de séquences conditionnelles.

Le diagramme des temps de l'instruction SES est représenté sur la figure 21e.

REFERENCES BIBLIOGRAPHIQUES

- [1] J.C. BRISSON, Y. DUCROS, J.P. MERLO, J. MOVCHET, P. SONDEREGGER, L. VAN ROSSUM,
Mesure des paramètres A et R dans la diffusion $\pi^{\pm}$ P de 5 à 18 GeV/c, Proportion d'expérience au P.S. (Avril 1966).
- [2] S. BREHIN,
Thèse Docteur d'Université, Faculté des Sciences de l'Université de Paris (1967) ou rapport CEA - R 3357.
- [3] A. KRUGER,
Motorola European Service Center, Genève, Suisse.
Logique à émetteurs couplés.
- [4] J.C. BRISSON, J. KONY et J.M. ROUSSEAU,
S.A.G.E. : Système d'acquisition et de gestion d'expériences.
Revue de physique appliquée. Tome 4, Juin 1969, Page 150.
- [5] J. KONY,
Système de raccordement au calculateur C.A.E. 90 10 dans le cadre de l'expérience HERA. Rapport DCE/SACLAY/N° 350.
- [6] Manuel d'utilisation du CAE 90 10
- [7] P. AUTONES, G. COZZIKA, J.P. MERLO, J. MOVCHET et J.C. RAOUL,
Use of a wire chamber polarimeter with core record-out in a pion-proton double scattering experiment with a polarized target. Communication faite à Doubna, URSS, en 1969.

- [8] A. BOUCHERIE, J. GARCIA et J.F. MOUGEL,
Colloque international sur l'électronique nucléaire, Versailles,
1968, Tome 3, 17.
- [9] A. BOUCHERIE et J.F. MOUGEL,
Etude et réalisation d'appareillages électroniques associés à
des chambres à étincelles à fils et à tores magnétiques.
Application à la réalisation d'un polarimètre constitué par
une grande chambre de 64 plans de 800 fils destiné à une ex-
périence de physique nucléaire de haute énergie.
Rapport DEG/SIN/2287/1189.
- [10] Y. BEAUVAL,
Projet d'organisation des programmes du début d'expérience HERA.
Rapport DCE/SACLAY/n° 276.
- [11] Y. BEAUVAL, Ph. LOISELET,
Système de programmation associé à l'expérience HERA.
Rapport DCE/SACLAY/n° 336.

Manuscrit reçu le 28 septembre 1971

TABLE DES FIGURES

- Fig. 1 : Dispositif expérimental pour mesurer la polarisation des protons de recul dans le cas de la réaction élastique pion-proton sur cible de protons polarisés.
- Fig. 2 : Principe de la logique de sélection des événements élastiques.
- Fig. 3 : Logique de présélection des événements élastiques.
- Fig. 4 : Analyse angulaire des événements présélectionnés : contrôle de la corrélation des angles θ_P et θ_π .
- Fig. 5 : Analyse angulaire des événements présélectionnés : contrôle de coplanarité.
- Fig. 6(a) : Module logique de base pour reconnaître des informations multiples dans un hodoscope de 8 compteurs.
- Fig. 6(b) : Logique pour reconnaître des informations multiples dans l'un des 6 hodoscopes.
- Fig. 7 : Histogrammes de corrélations angulaires π -P.
- Fig. 8 : Schéma de principe de la porte logique de base MECL.
- Fig. 9 : Caractéristiques de transfert de la porte MECL.
- Fig. 10 : Illustration des règles utilisées pour définir la vitesse de commutation d'un circuit.

Fig. 11 : Vitesses de commutation des portes MECL I.

Fig. 12 : Facteur pyramidal de sortie.

Fig. 13 : Fonction "OU câblé".

Fig. 14 : Schéma de principe d'un circuit d'entrée.

Fig. 15 : Présentation mécanique de 2 circuits d'entrée.

Fig. 16 : Résolution d'un circuit d'entrée.

Fig. 17 : Exemple d'application du "OU câblé" : La matrice de coplanarité.

Fig. 18 : Présentation mécanique de la logique de coplanarité.

Fig. 19 : Diagramme de temps des opérations qui précèdent le déclenchement des chambres à étincelles.

Fig. 20 : Configuration générale du système d'acquisition et de gestion de l'expérience.

Fig. 21 : Diagramme de temps des instructions du canal PIN-POT.

Fig. 22 : Décodage des adresses de l'interface.

Fig. 23 : Système de multiplexage donnant 512 voies d'accès direct à l'unité centrale.

Fig. 24 : Le canal 04 : acquisition des données particulières des événements sélectionnés et contrôle de l'expérience.

Fig. 25 : Mise en mémoire tampon des informations venant des hodoscopes.

Fig. 26 : Conversion parallèle-série du contenu d'un registre tampon.

Fig. 27 : Test de l'information d'un registre tampon.

Fig. 28 : Codage de l'information des registres tampon.

Fig. 29 : Câblage des matrices de tores associées aux chambres à étincelles.

Fig. 30 : Lecture des tores des chambres à étincelles.

Fig. 31 : Codage des informations venant des chambres à étincelles et transfert des codes vers la calculatrice.

Fig. 32 : Dispositif de synchronisation de la logique associée aux chambres à étincelles.

Fig. 33 : Synchronisation des commandes et des transferts entre d'une part, les chambres et la logique et d'autre part, la logique et la calculatrice.

Fig. 34 : Gestion des acquisitions : les portes rapides.

Fig. 35 : Mise en place de la configuration expérimentale prévue au programme.

Fig. 36 : Le canal 01 : acquisition des échelles de comptage.

Fig. 37 : Le canal 03 : affichage en chiffres décimaux de nombres en notation de virgule flottante.

Fig. 38 : Le canal 06 : la console physicien.

Fig. 39 : Sélection des programmes expérimentaux.

Fig. 40 : Mise en marche et arrêt de l'expérience.

Fig. 41 : Sélection des sous-programmes optionnels.

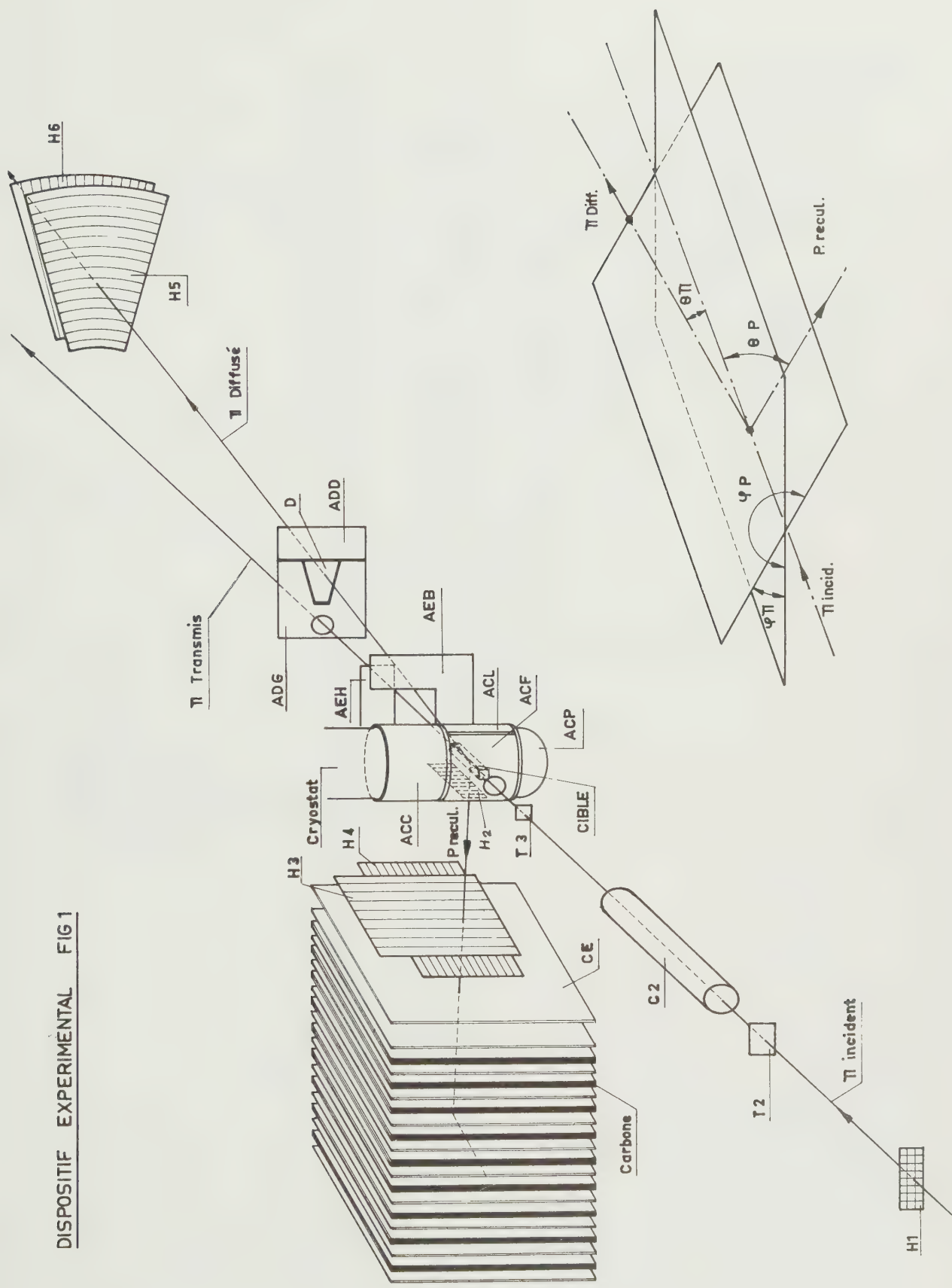
Tableau 1 : Programme de gestion de la console de commande.

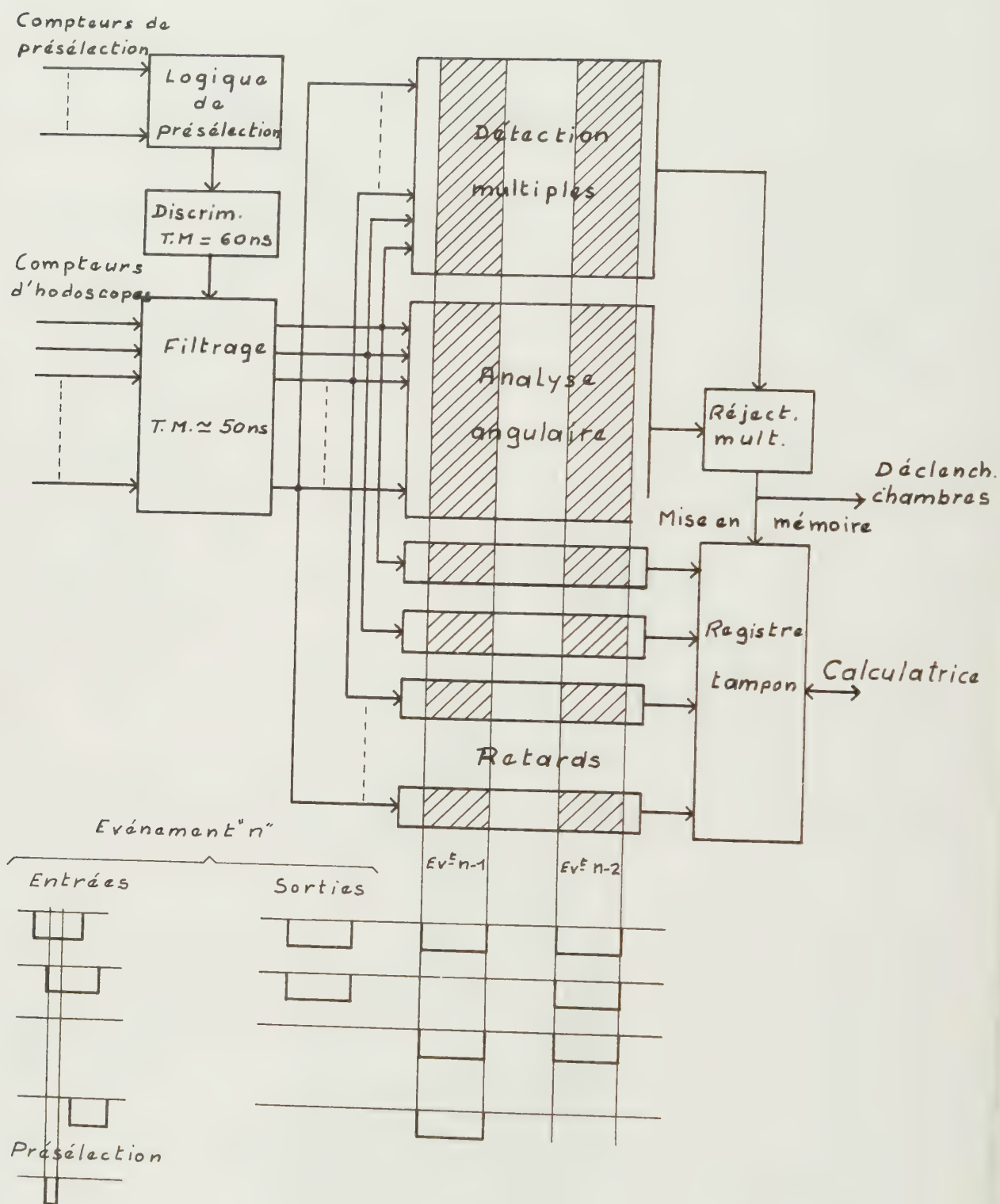
Tableau 2 : Visualisations de contrôle.

Tableau 3 : Opérations de début de run et boucle d'attente des interruptions.

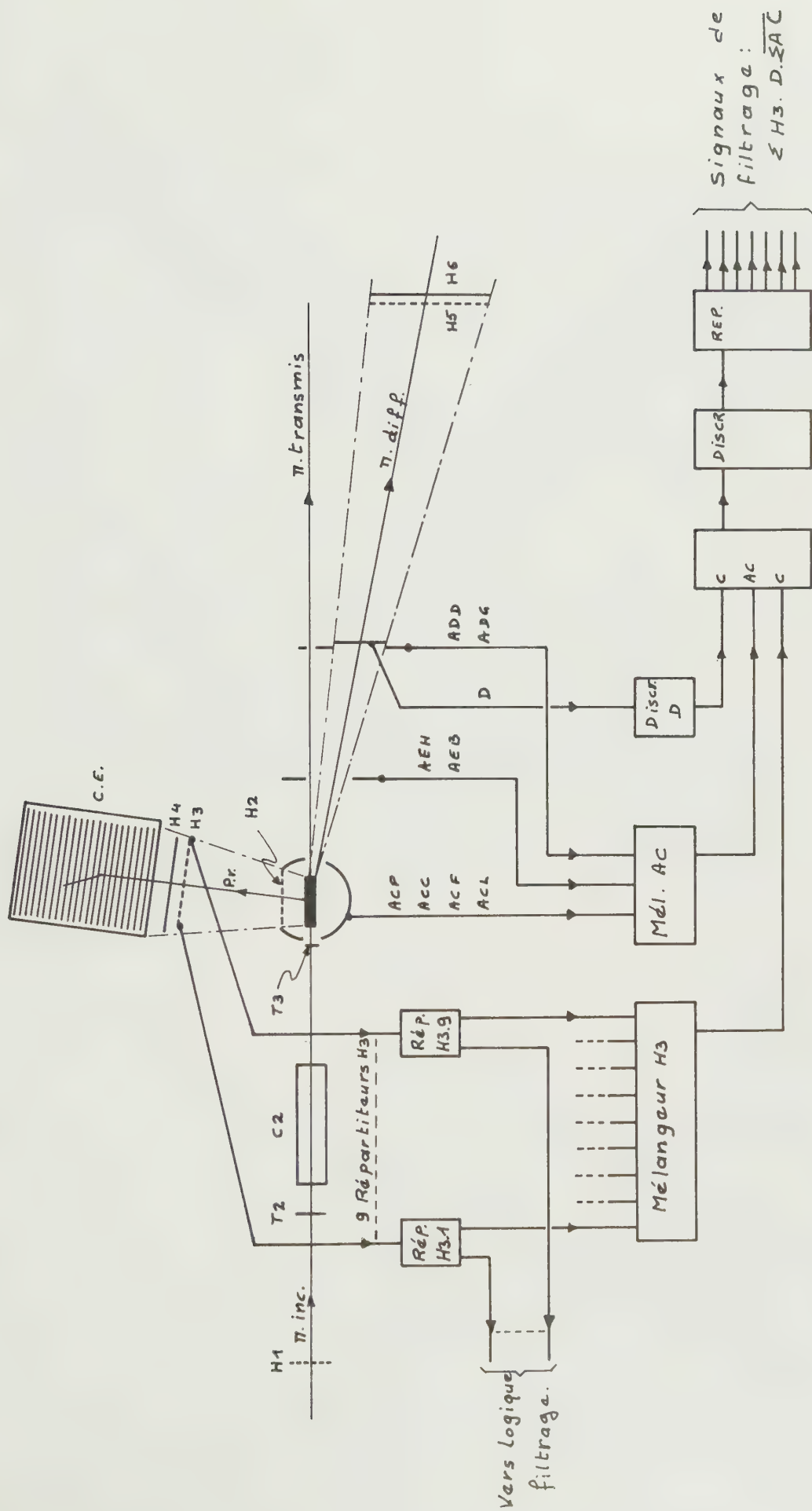
Tableau 4 : Les programmes d'interruptions.

DISPOSITIF EXPERIMENTAL FIG 1

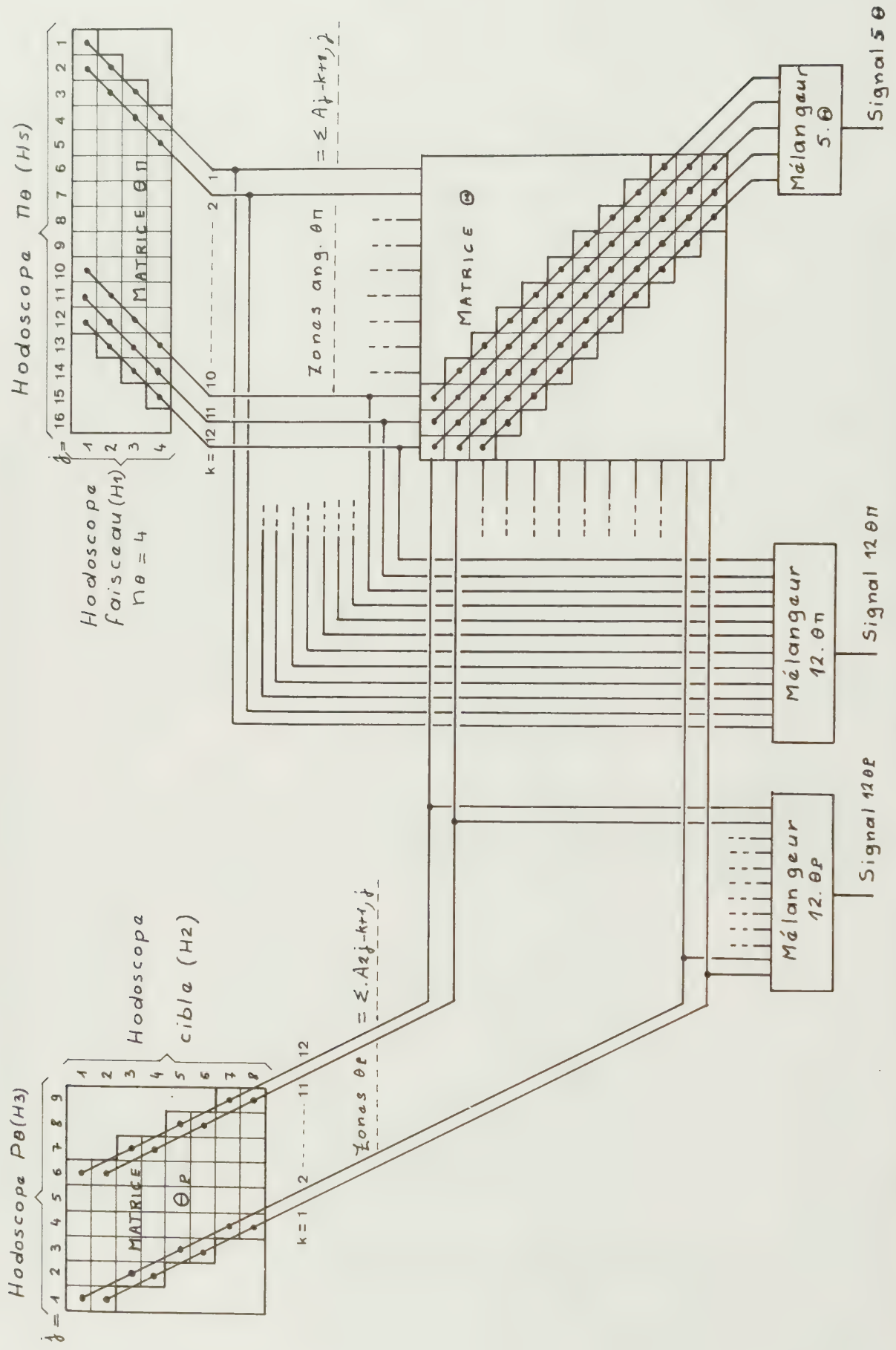




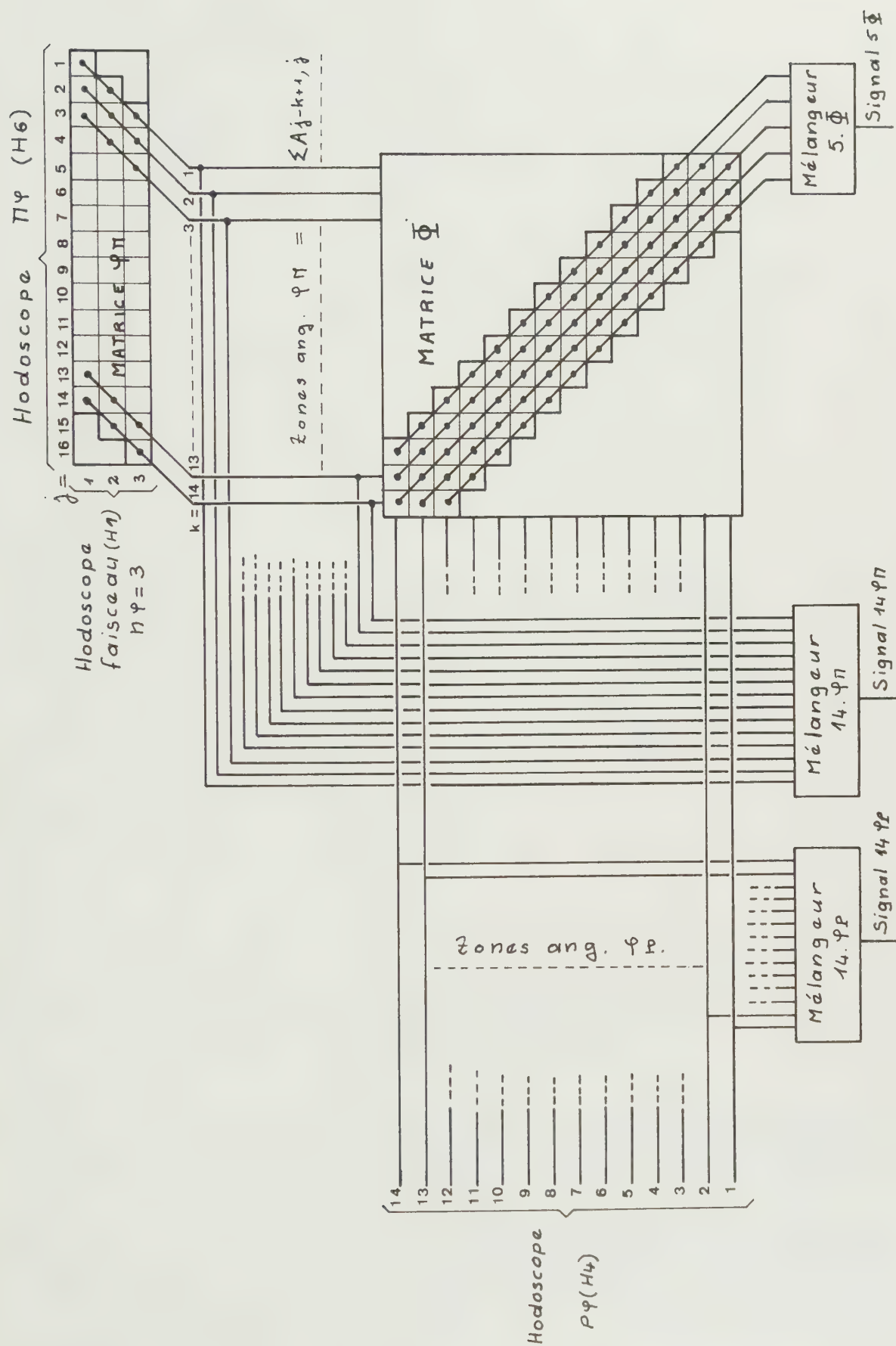
Principe de la logique - Figure 2



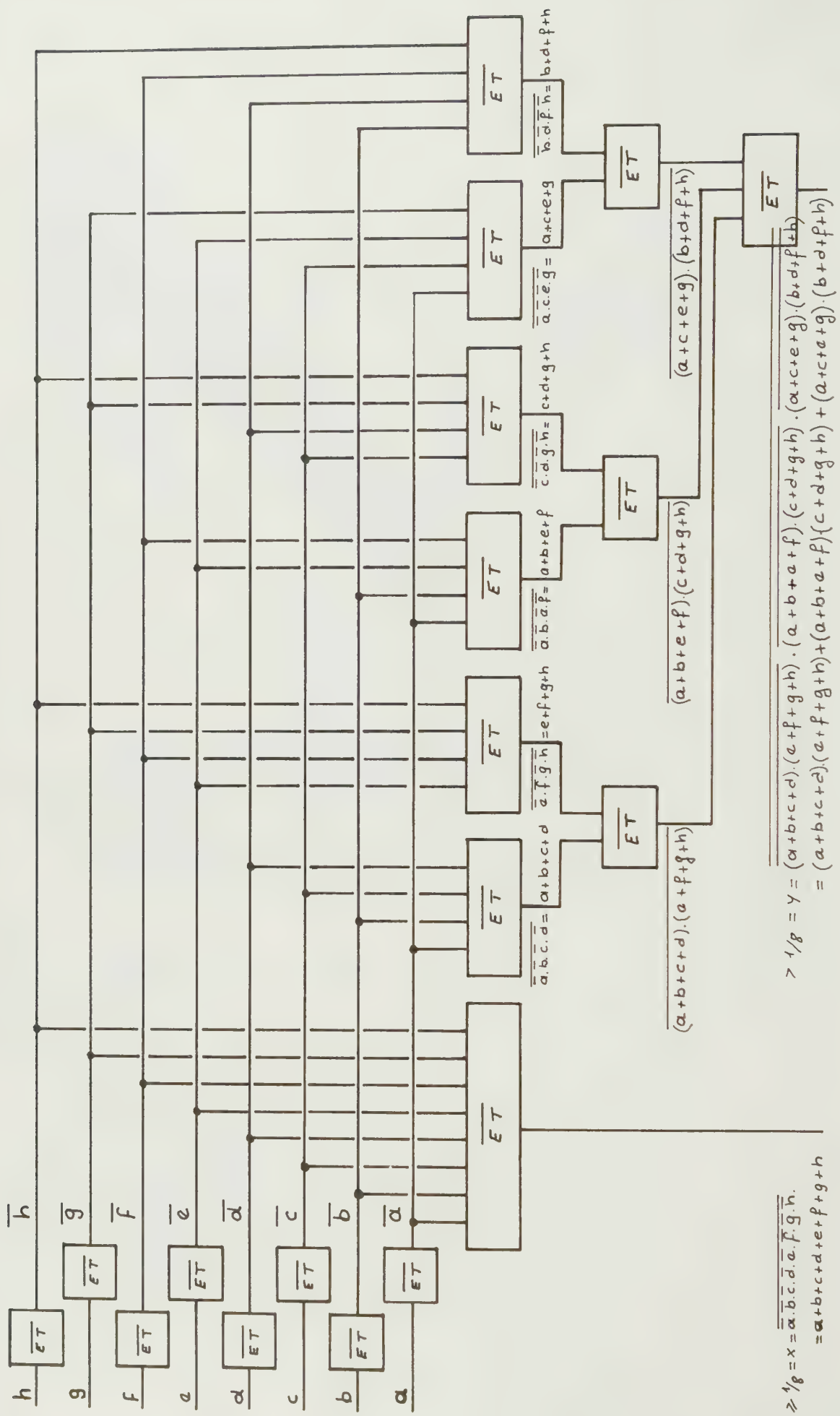
Présélection des événements élastiques - Figure 3



Vérification de la corrélation angulaire θ_P, θ_π - Figure 4



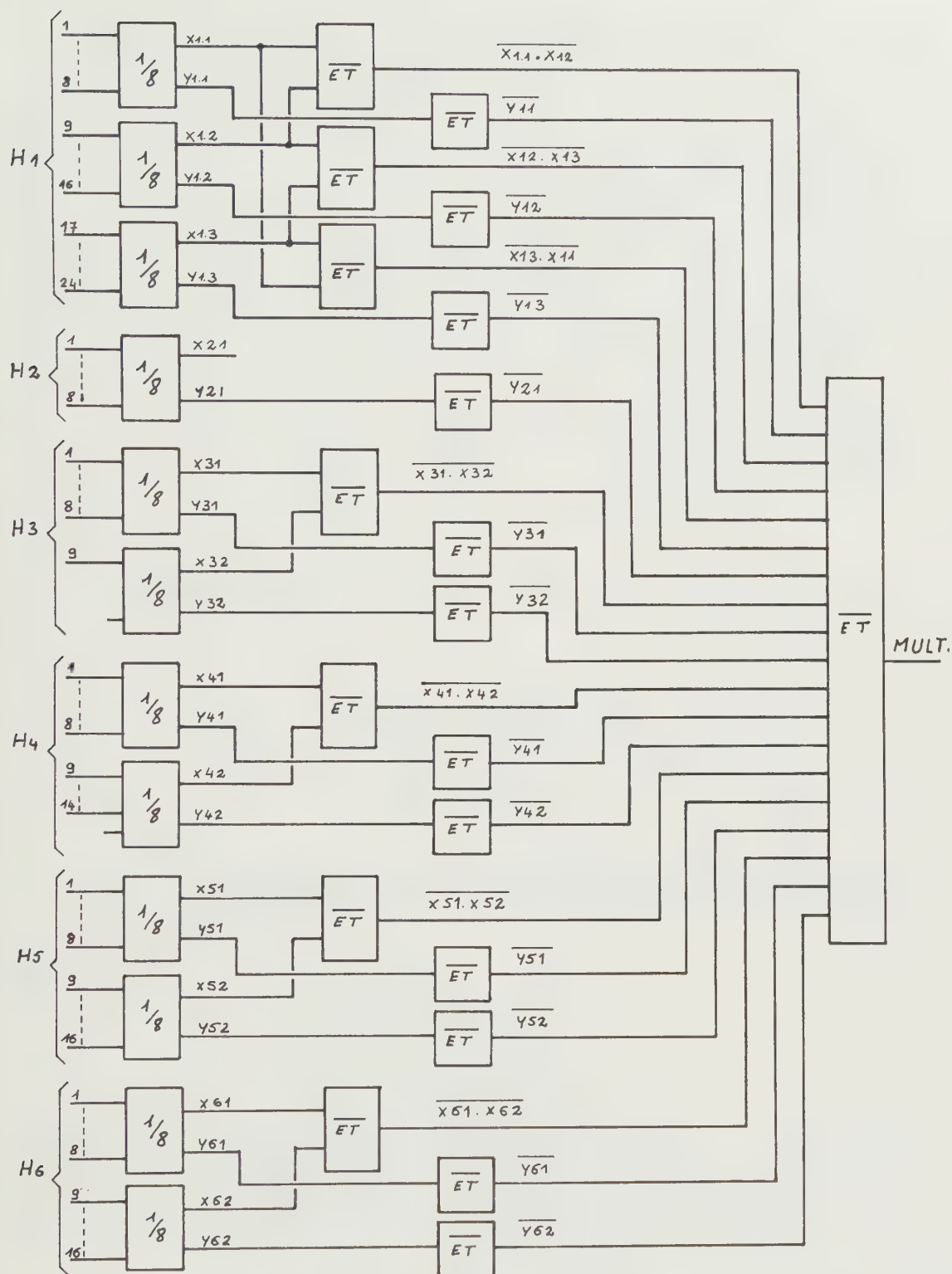
Vérification de la coplanarité - Figures 5



$$\geq \frac{1}{8} x = \overline{\overline{\alpha . b . c . d . e . f . g . h .}}$$

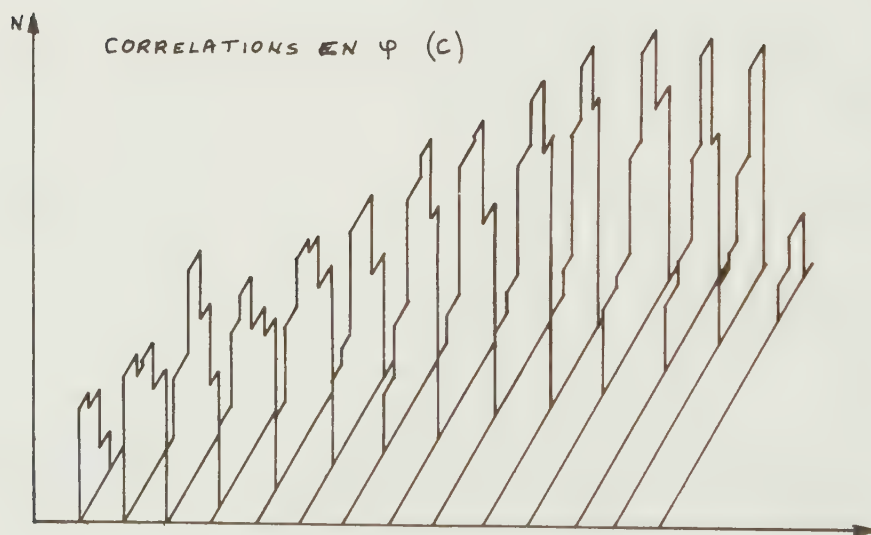
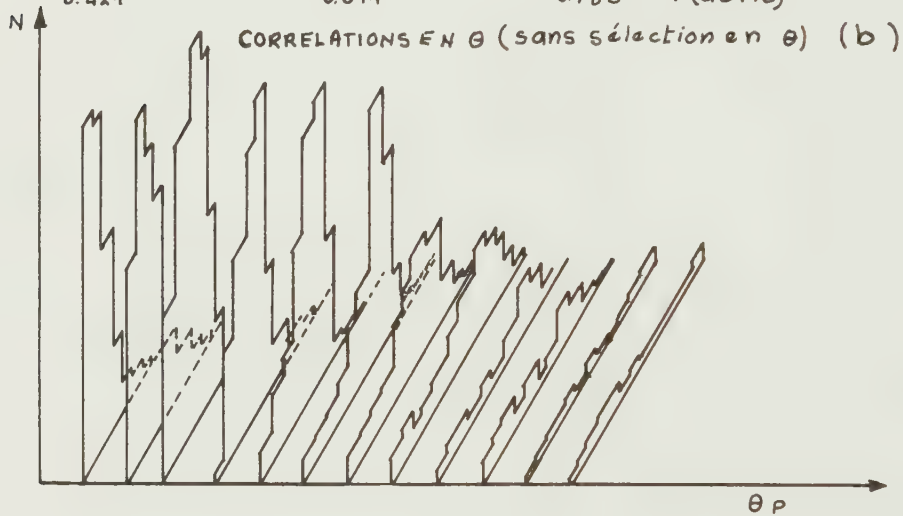
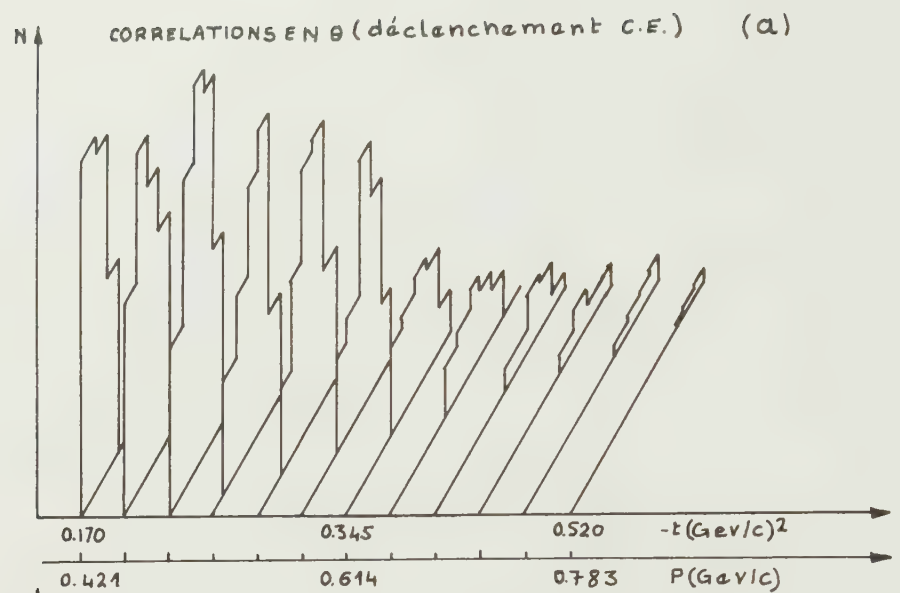
$$\begin{aligned} \geq \frac{1}{p} &= \gamma = \frac{(a+b+c+d)(e+f+g+h) \cdot (a+b+a+f)(c+d+g+h)}{(a+c+e+g)(b+d+f+h)} \\ &= \frac{(a+b+c+d)(e+f+g+h) + (a+b+e+f)(c+d+g+h)}{(a+c+e+g)(b+d+f+h)} \end{aligned}$$

Détection de la multiplicité pour 8 compteurs - Figure 6(a)

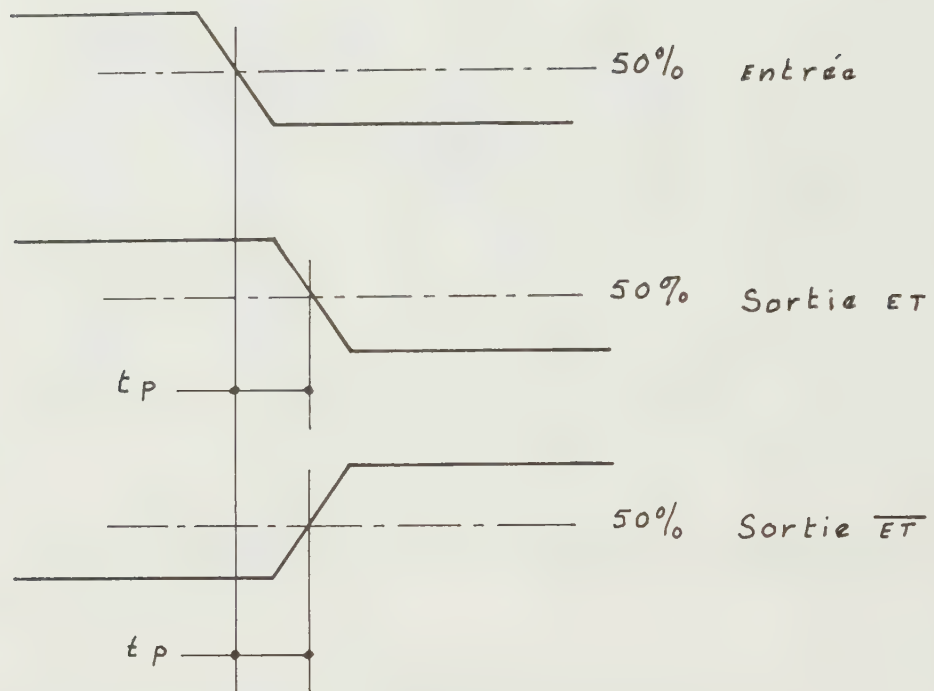


$$\begin{aligned} \text{Mult} &= \overline{x_{11} \cdot x_{12} \cdot x_{12} \cdot x_{13} \cdot x_{13} \cdot x_{11} \cdot y_{11} \cdot y_{12} \cdot y_{13} \cdot y_{21} \cdot x_{31} \cdot x_{32} \cdot y_{31} \cdot y_{32} \cdot x_{41} \cdot x_{42} \cdot y_{41} \cdot y_{42} \cdot x_{51} \cdot x_{52} \cdot y_{51} \cdot y_{52} \cdot x_{61} \cdot x_{62} \cdot y_{61} \cdot y_{62}} \\ &= x_{11} \cdot x_{12} + x_{12} \cdot x_{13} + x_{13} \cdot x_{11} + y_{11} + y_{12} + y_{13} + y_{21} + x_{31} \cdot x_{32} + y_{31} + y_{32} + x_{41} \cdot x_{42} + y_{41} + y_{42} + x_{51} \cdot x_{52} + y_{51} + y_{52} + x_{61} \cdot x_{62} + y_{61} + y_{62} \end{aligned}$$

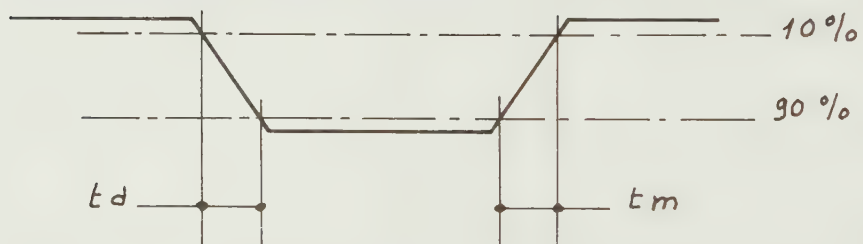
Détection de la multiplicité pour les 6 hodoscopes. Figure 6 (b)



HISTOGRAMMES DE CORRELATIONS ANGULAIRES π -P - FIGURE 7 -

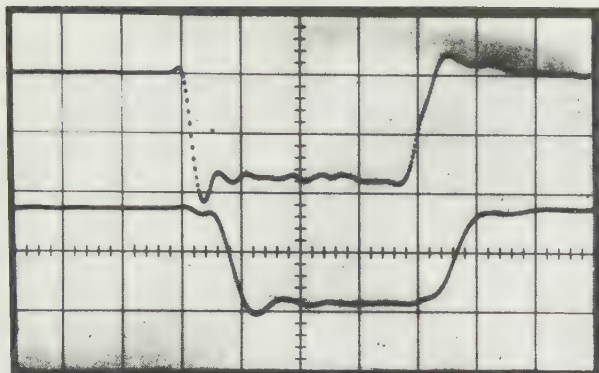


(a) Temps de propagation.



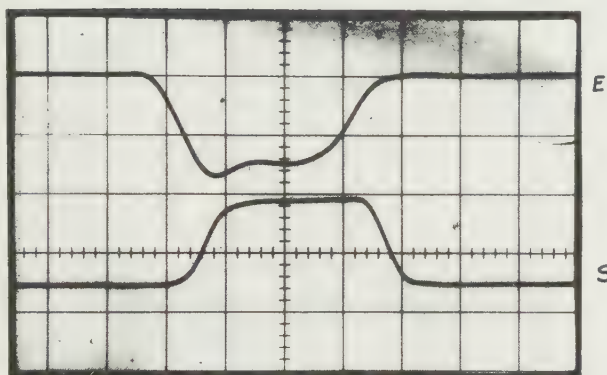
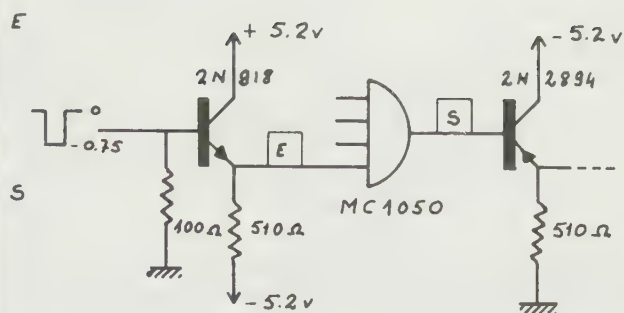
(b) Temps de montée et de descente.

Figure 10 a,b.



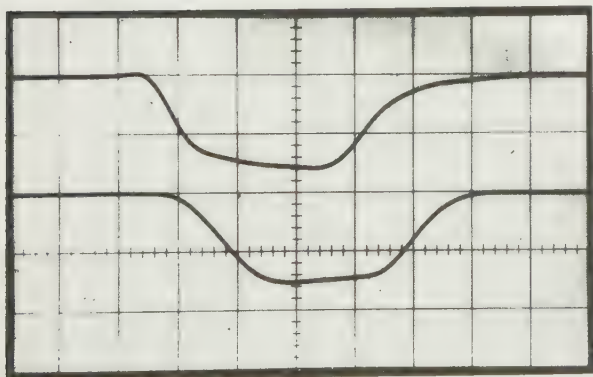
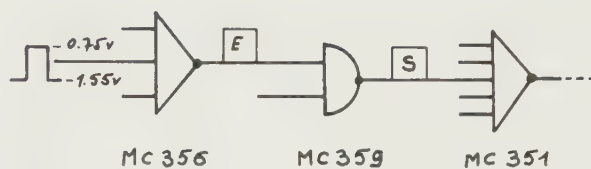
500mV / 5ns / Carreau.

(a) Porte MC 1050. $t_p \neq t_d \neq t_m \neq 3\text{ns}$.

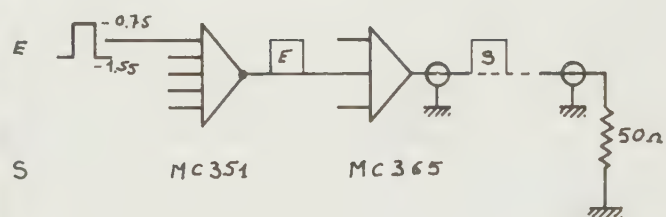


500mV / 10ns / Carreau.

(b) Porte MC 359. $t_p \neq 4\text{ns}$, $t_m \neq 6\text{ns}$, $t_d \neq 5\text{ns}$.

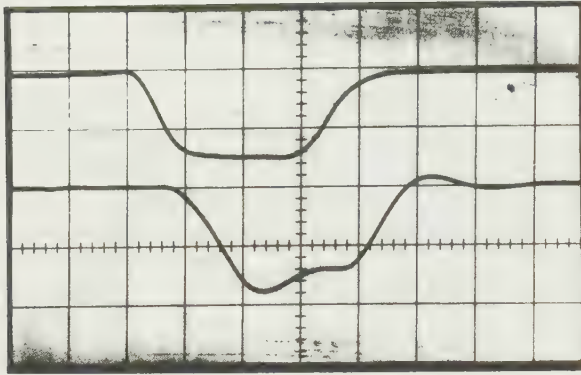


500mV / 10ns / Carreau.

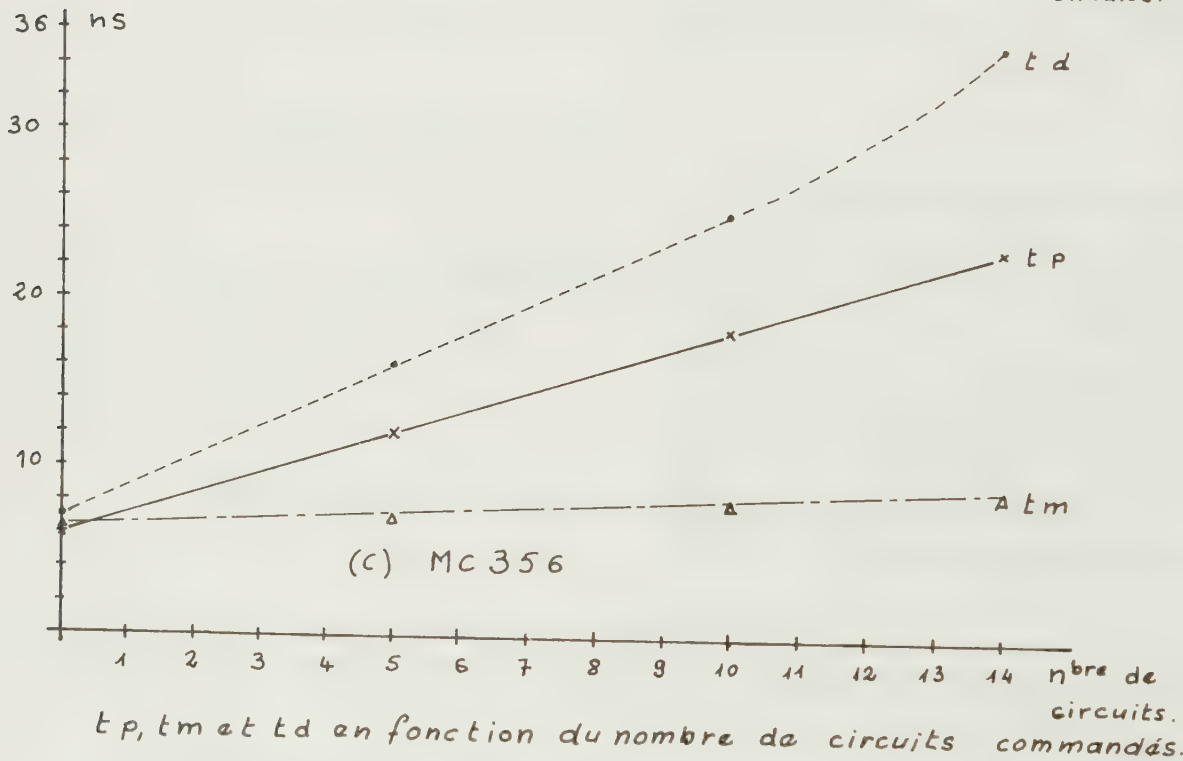
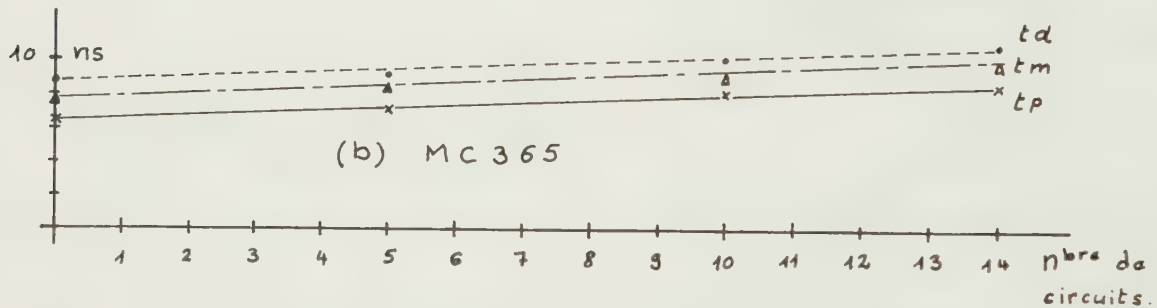
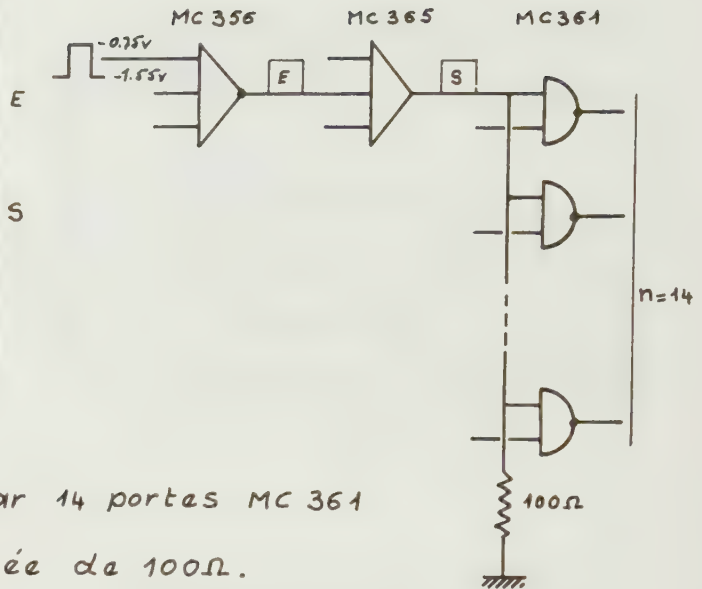


(c) Porte MC 365, terminée par une ligne adaptée de 50Ω. $t_m \neq t_d \neq 12\text{ns}$, $t_p \neq 8\text{ns}$

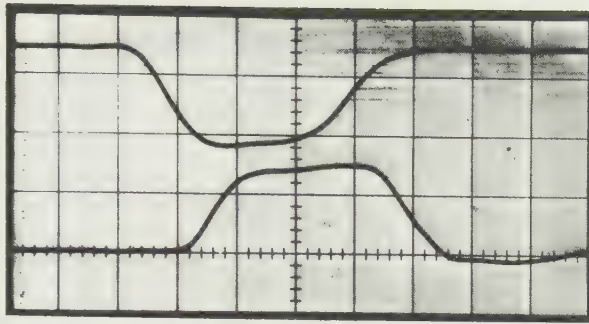
Vitesse de commutation des portes MECL I - Figures 11.



(a) Porte MC 365 chargée par 14 portes MC 361 réparties sur une ligne adaptée de 100Ω .

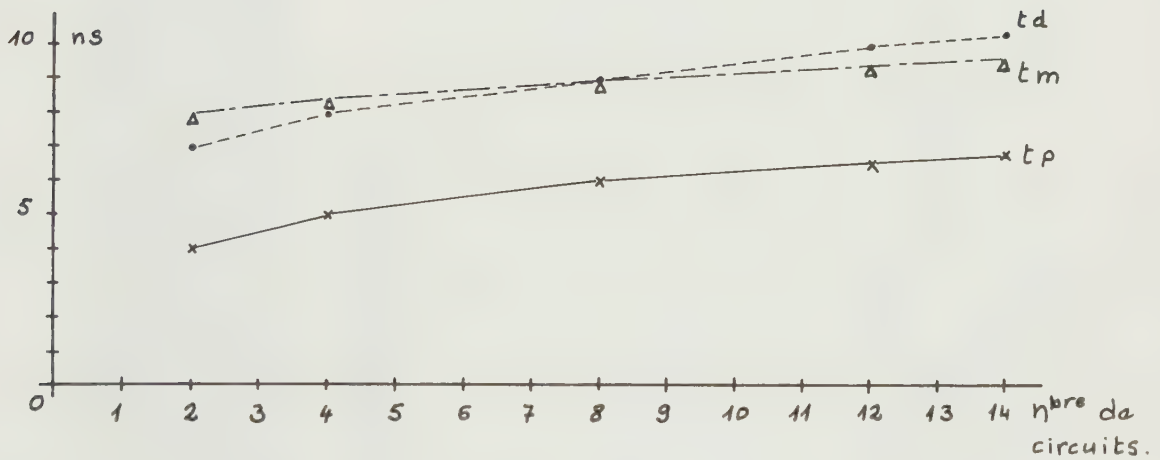
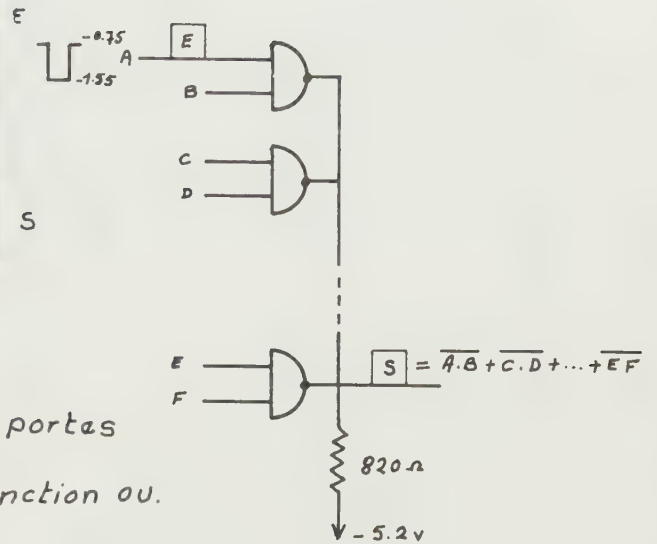


Facteur pyramidal de sortie - Figures 12 a, b, c.



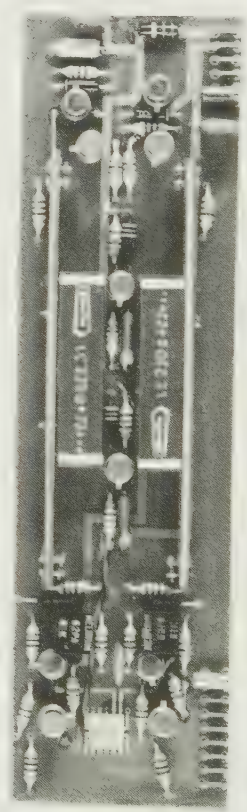
500 mV/10 ns / carreau.

(a) Sortie de une parmi 14 portes
MC361 interconnectées en fonction ou.

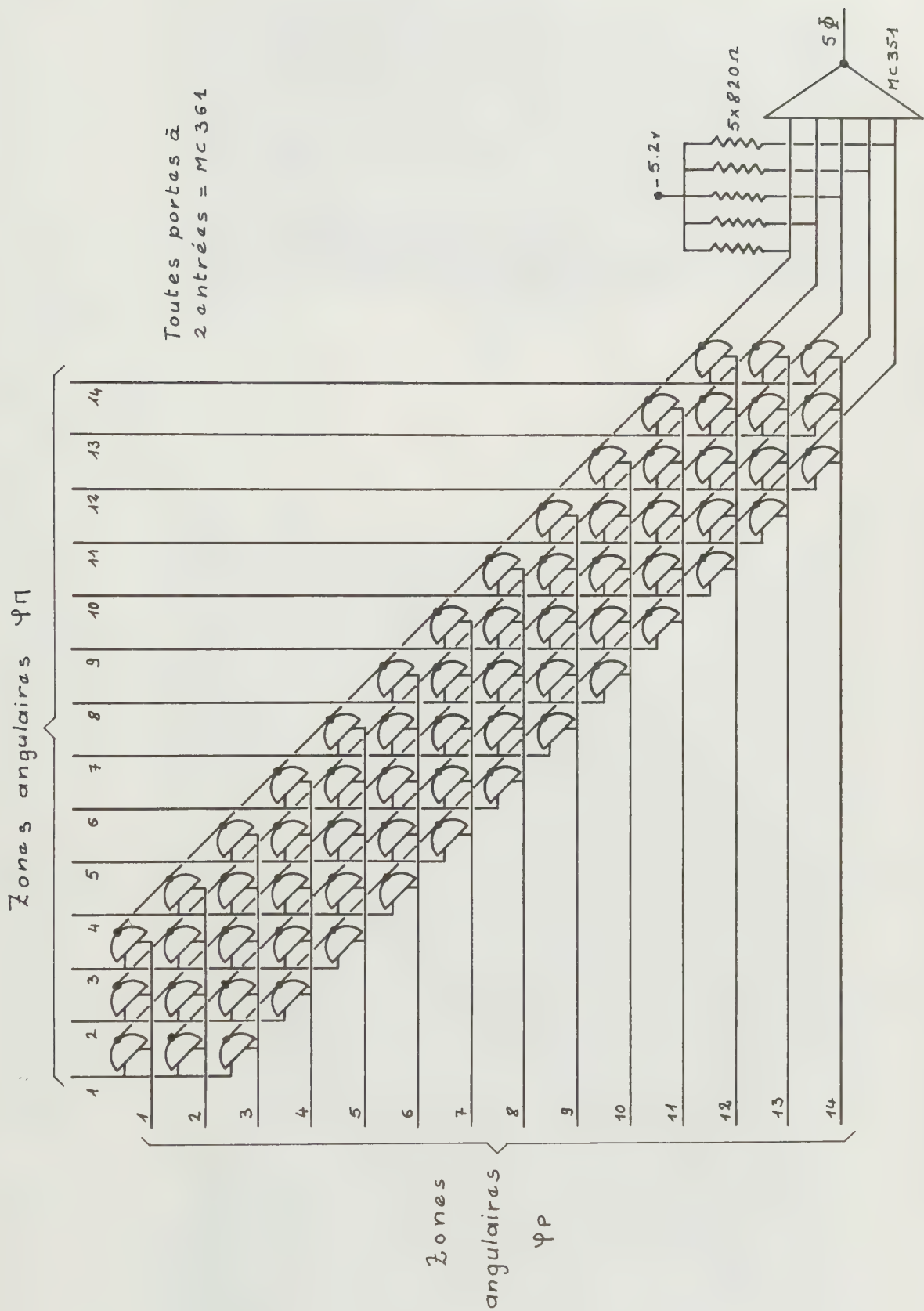


(b) t_p , t_m et t_d en fonction du nombre de MC361
interconnectés en "OU câblé."

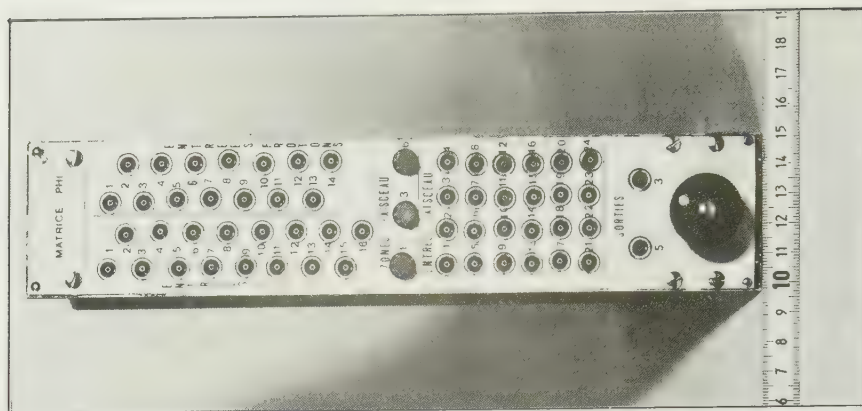
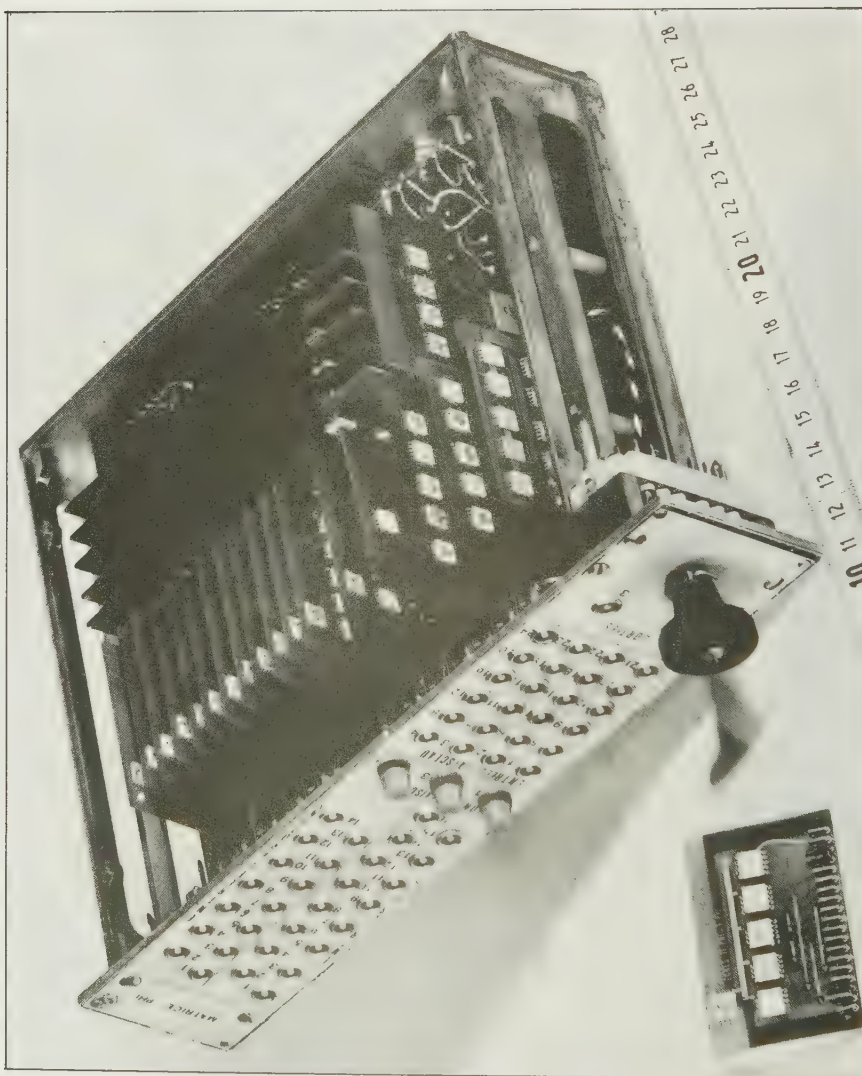
OU câblé. Figures 13 a, b.



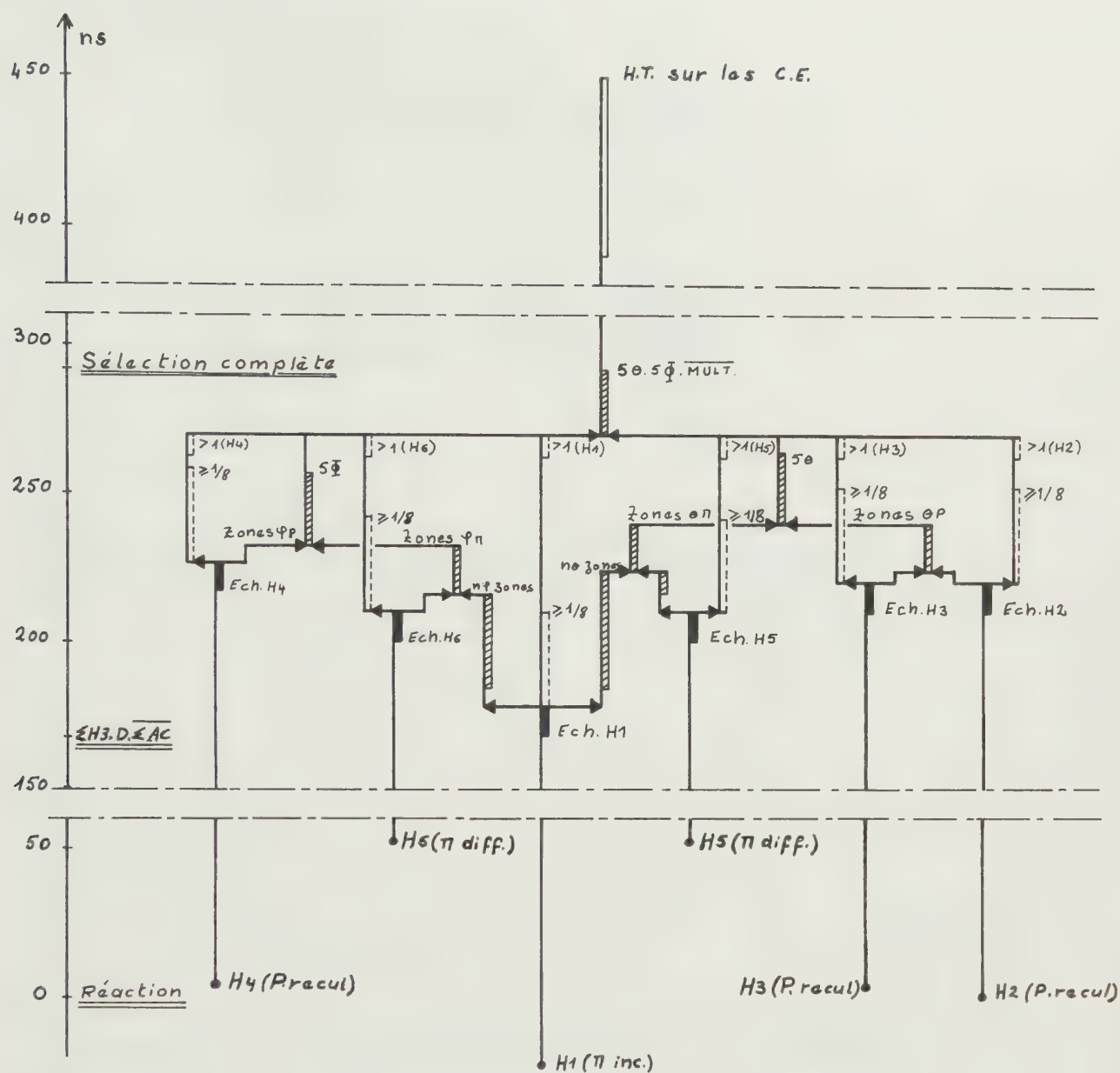
Plaque d'entrée pour 2 compteurs. Figure 15



Exemple d'application du "ou cablé": la matrice de coplanarité - Figure 17

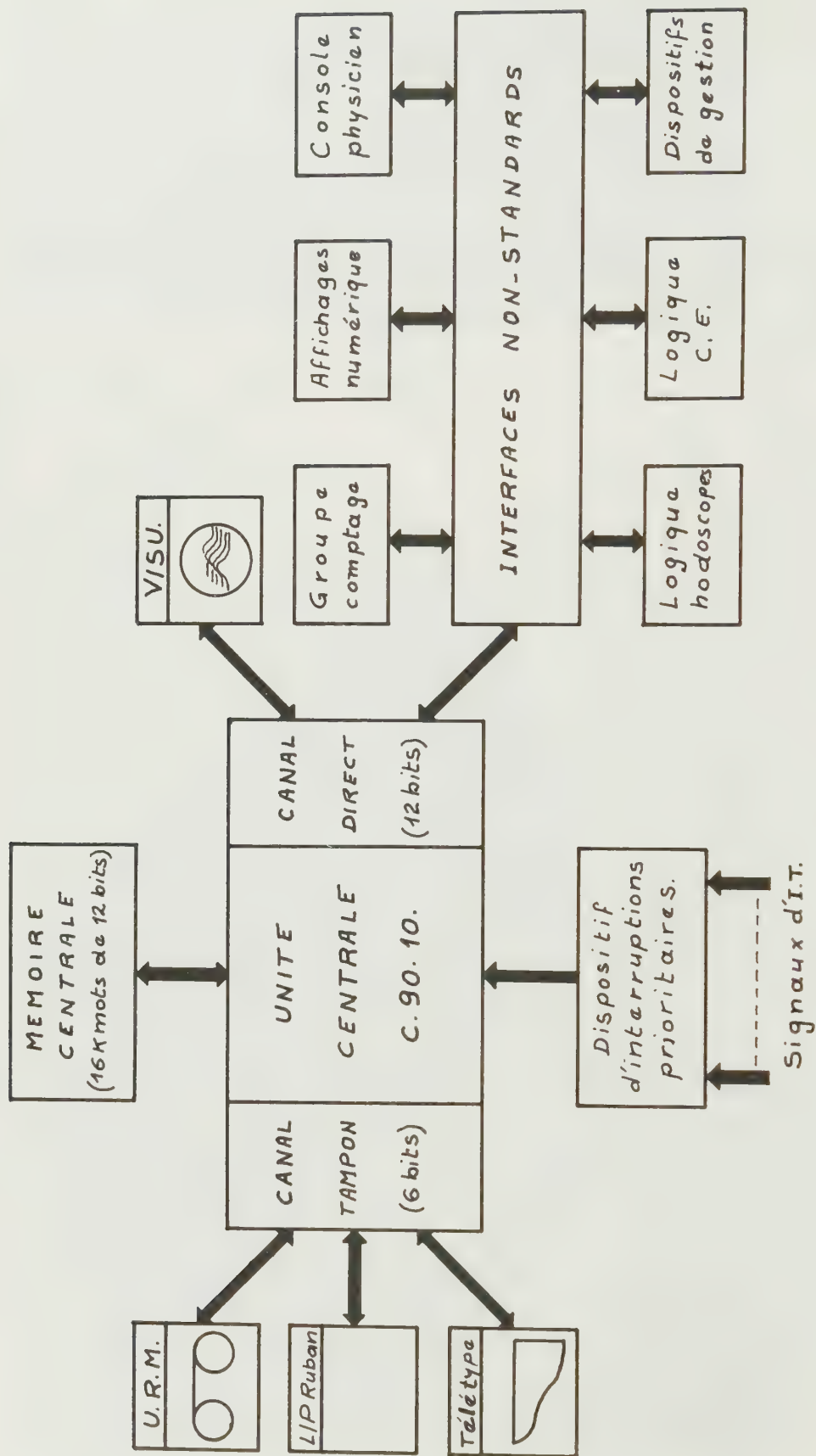


Module "logique de coplanarité" - Figure 18 -



- Passage particule
- | Retard câble
- ▬ Retard Filtrage
- ▨ Retard analyse angulaire
- || Retard Logique multiple
- || Retard circuit déclenchement

Déroulement dans le temps des différentes
phases de l'analyse - Figure 19



S.A.G.E. : CONFIGURATION GENERALE - Figure 20

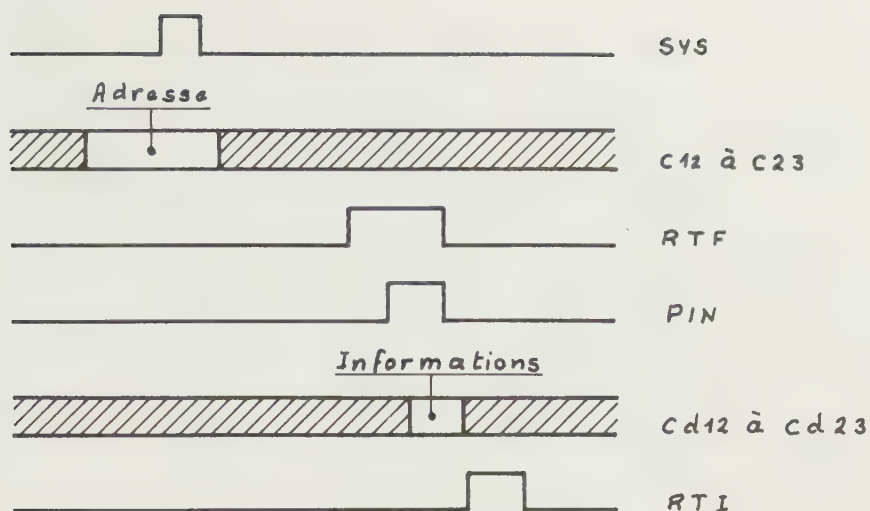


Diagramme des temps de la séquence EOM-PIN. (a)

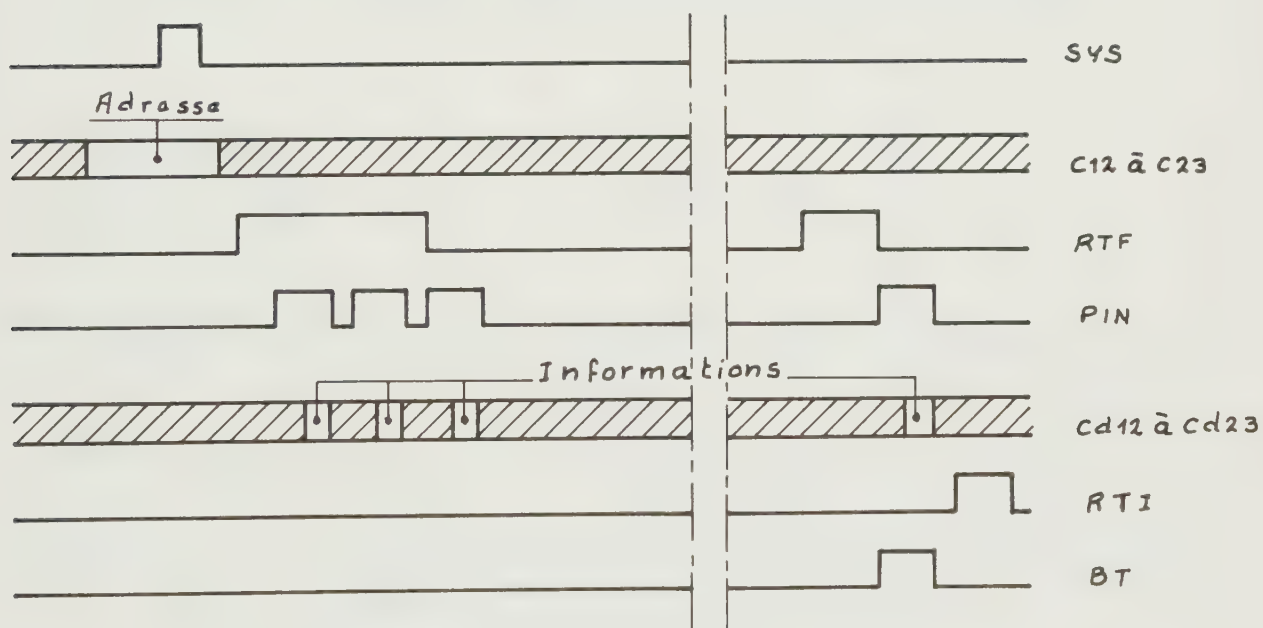


Diagramme des temps de la séquence EOM-BPI,
terminée par BT. (b)

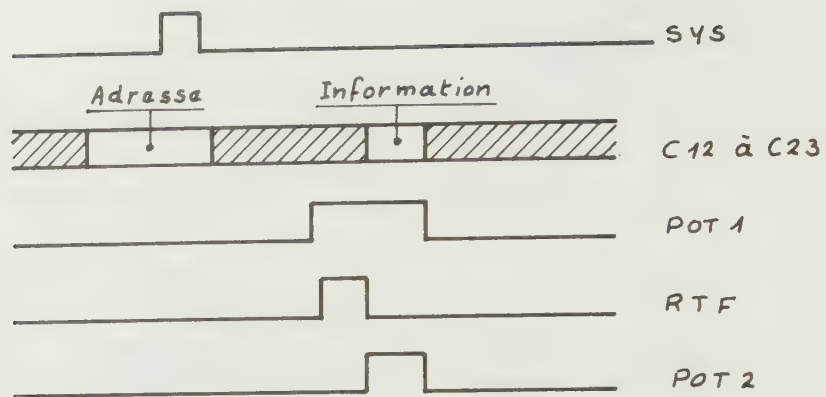


Diagramme des temps de la séquence EOM-POT. (c)

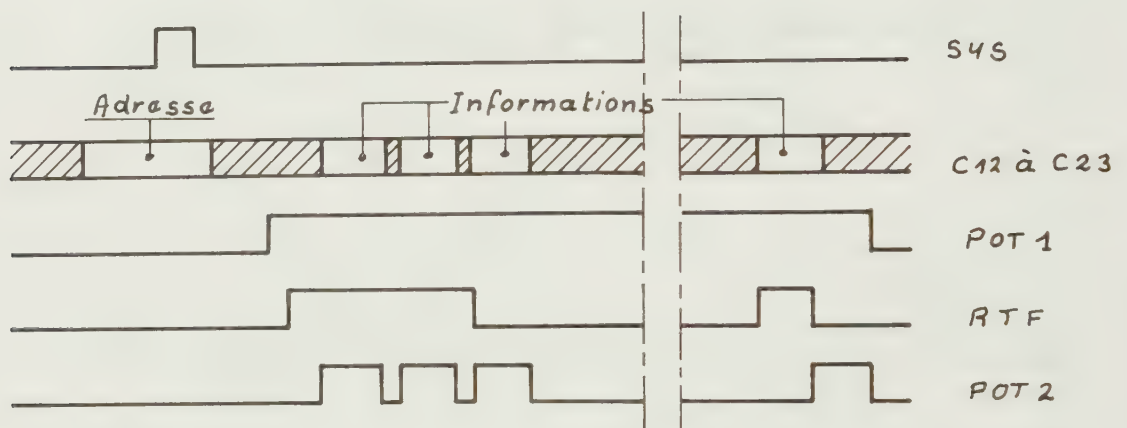


Diagramme des temps de la séquence EOM-BPO. (d)

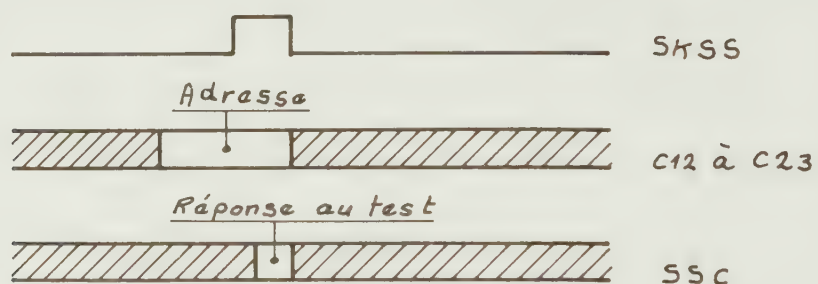
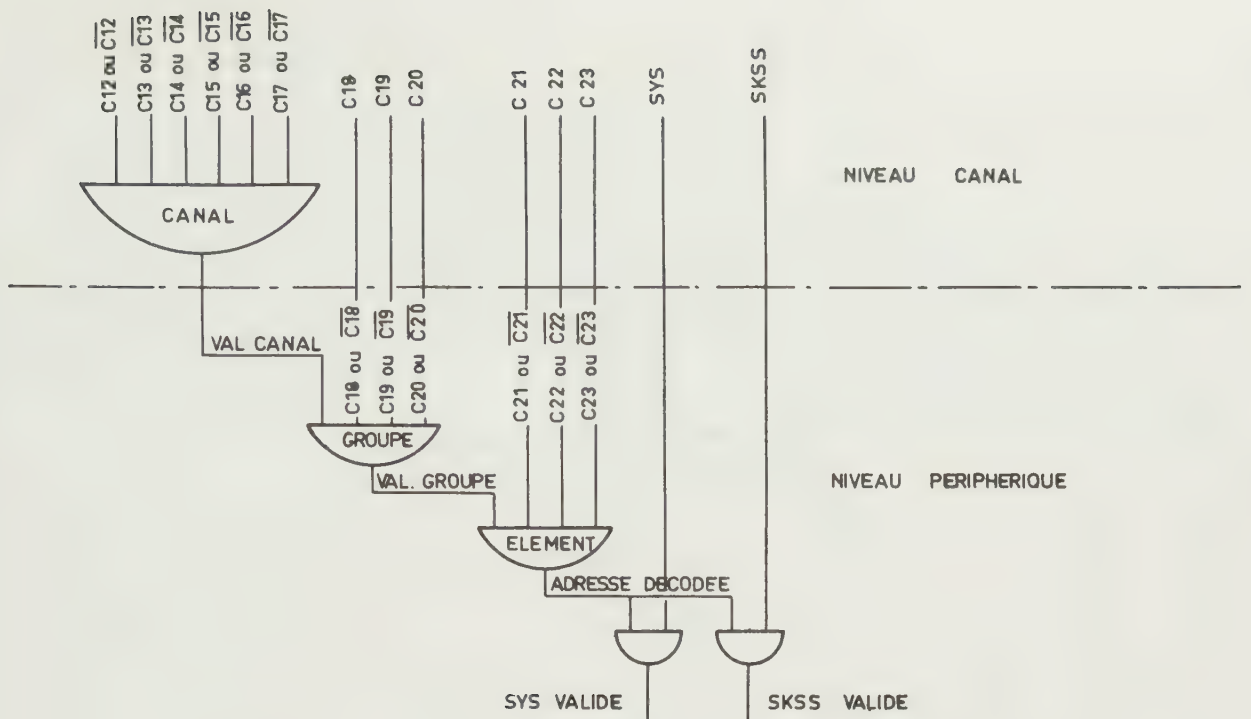
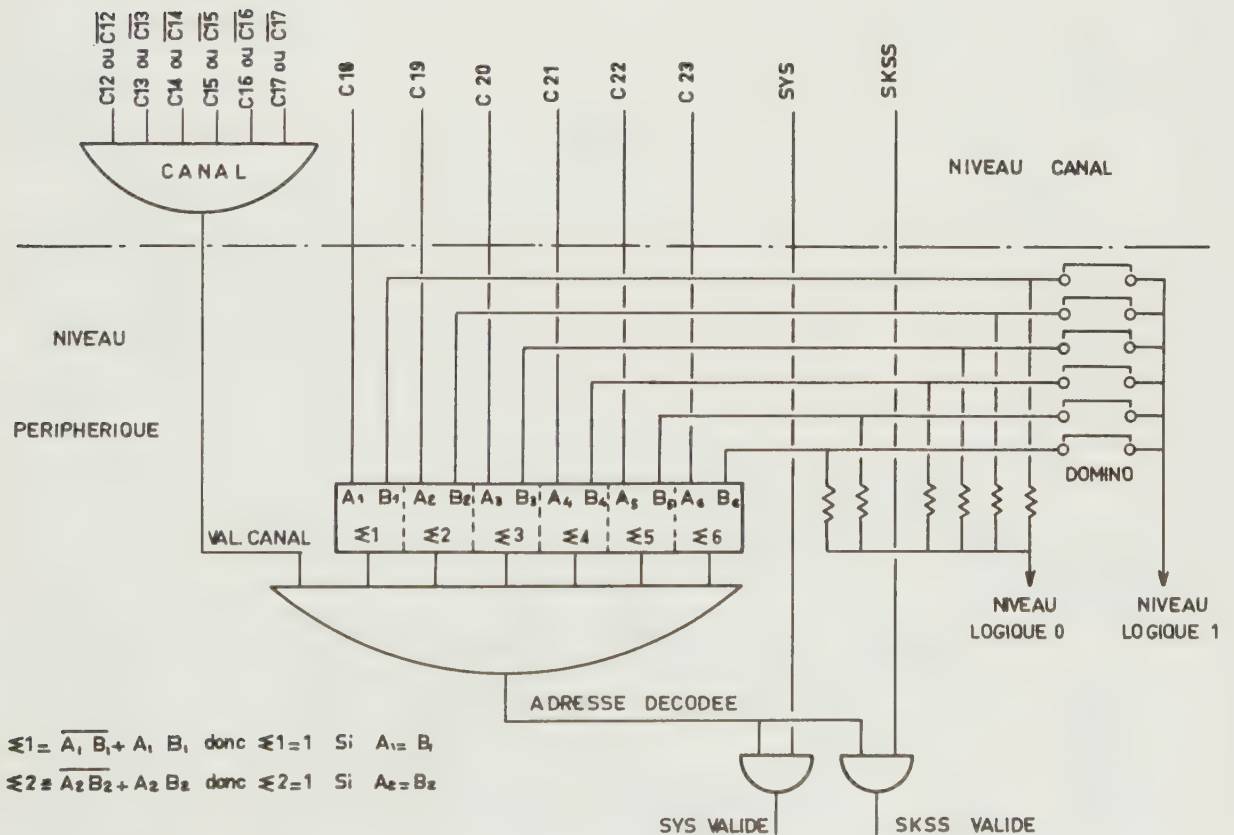


Diagramme des temps de l'instruction SES. (e)

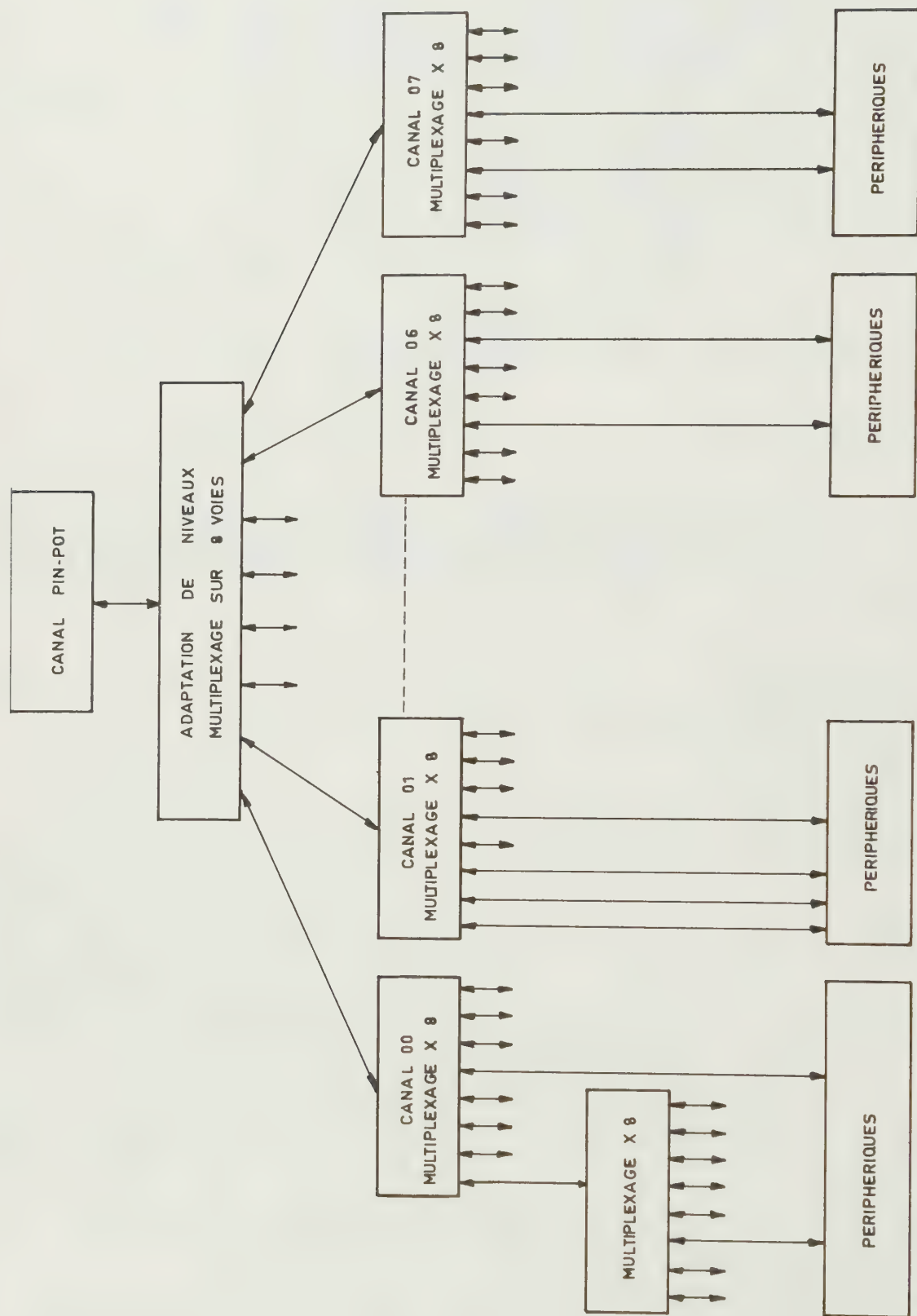


LE SIGNAL "VAL.CANAL." PEUT VALIDER 8 CIRCUITS "GROUPE" VALIDANT CHACUN 8 CIRCUITS "ELEMENT" CECI CORRESPOND BIEN A 64 ADRESSES PAR CANAL.

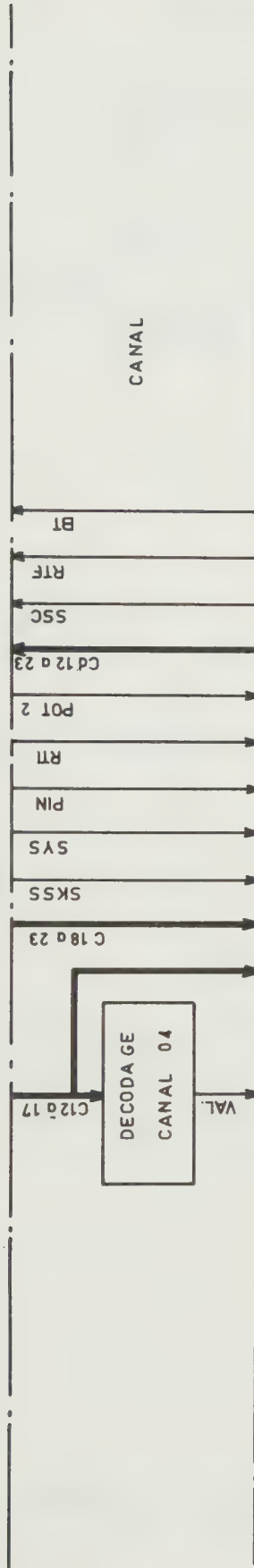
DECODAGE D'UNE ADRESSE FIXE ET VALIDATION SYS ET SKSS FIG.22A



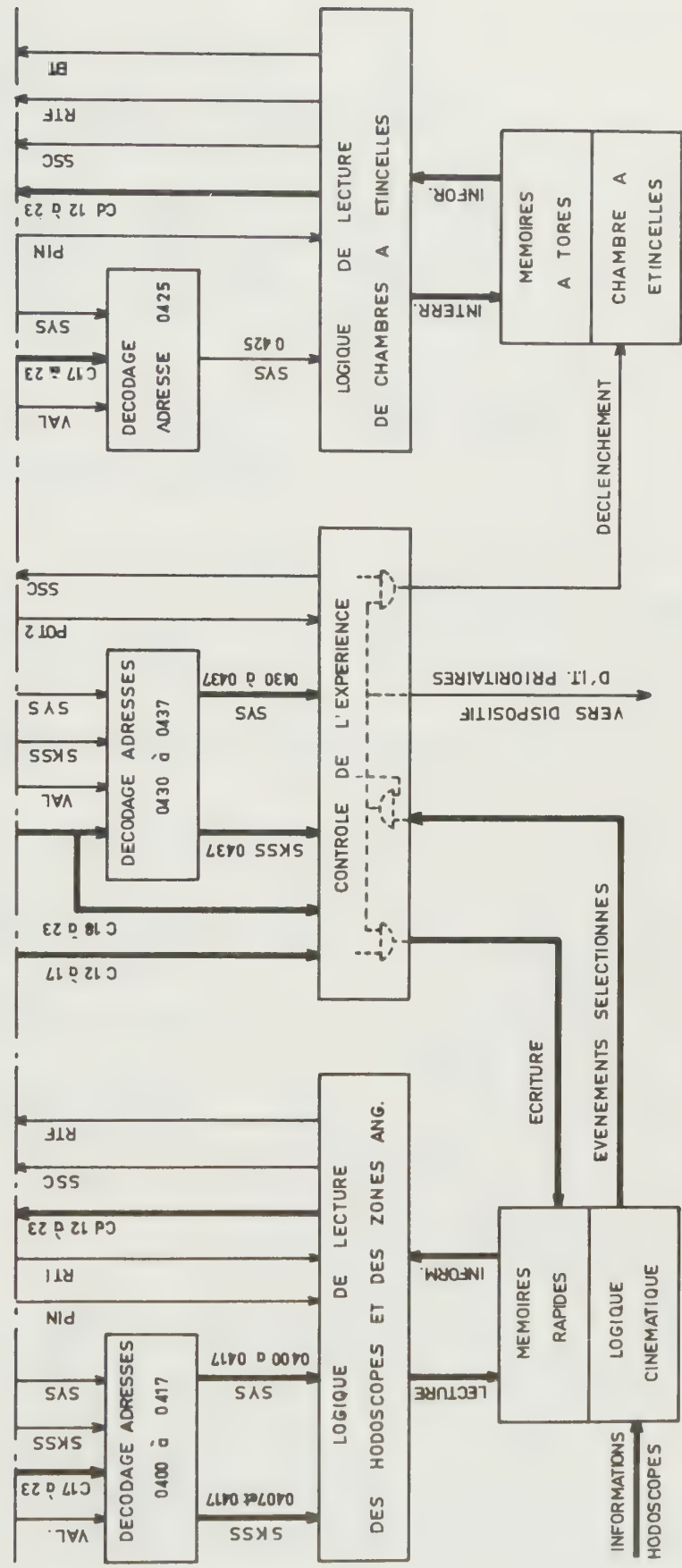
DECODAGE D'UNE ADRESSE MOBILE ET VALIDATION SYS ET SKSS FIG. 22 B

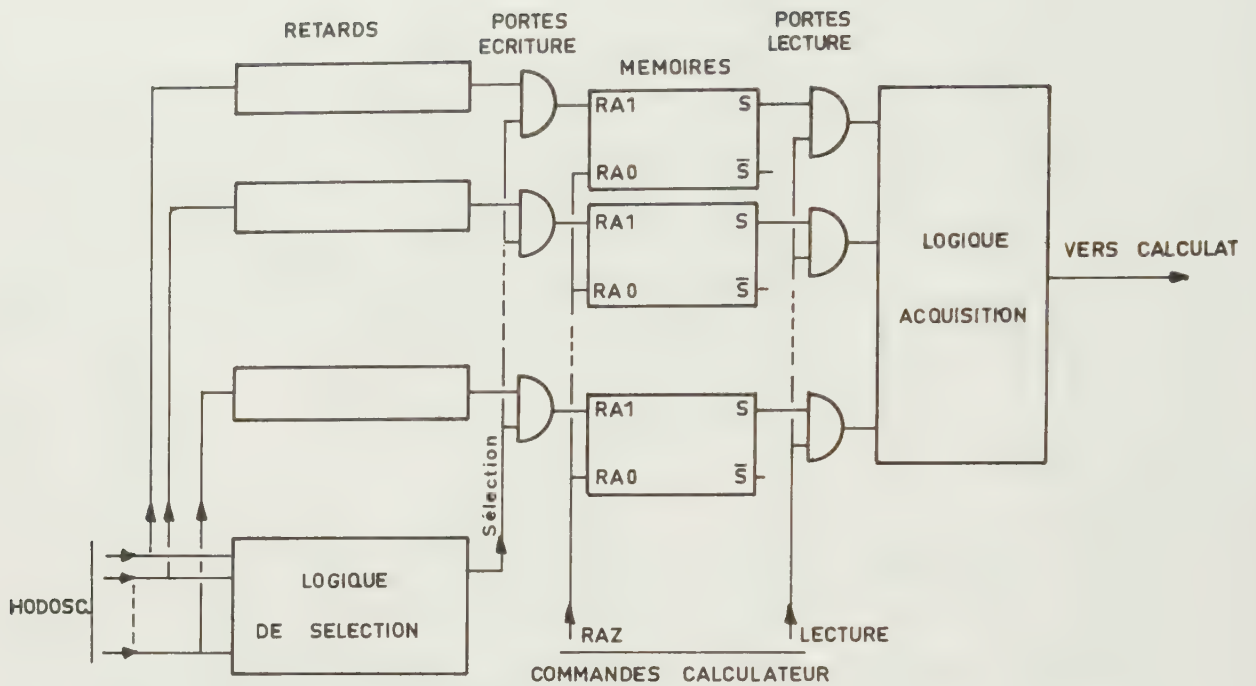


COUPLEUR INTERFACES

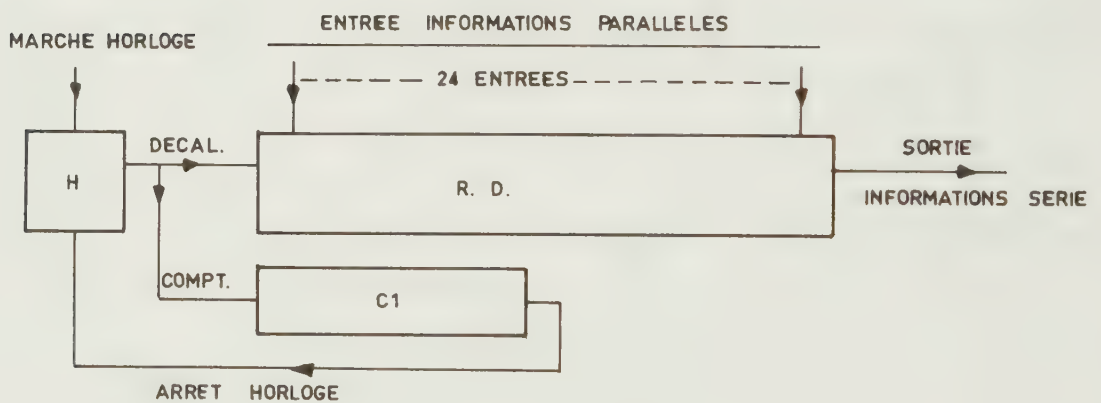


MULTIPLXAGE X 8



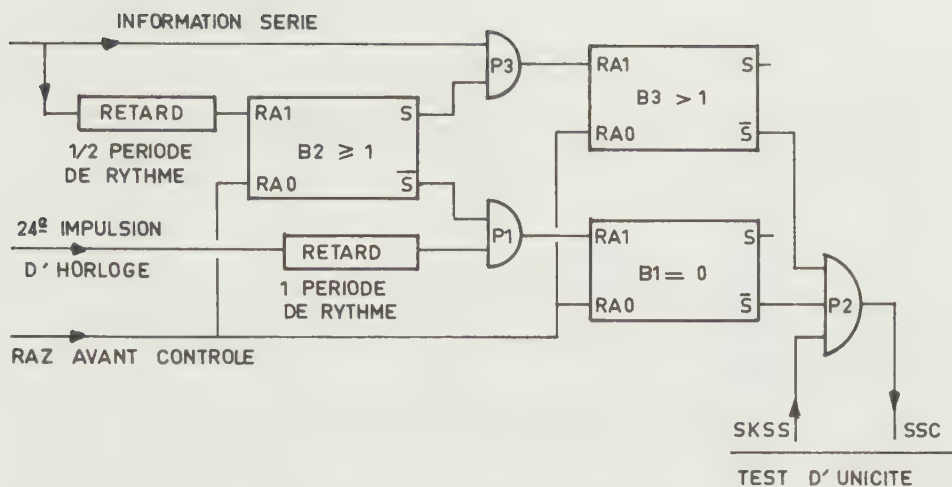


MISE EN MEMOIRES TAMPONS DES INFORMATIONS VENANT DES HODOSCOPES FIG. 25

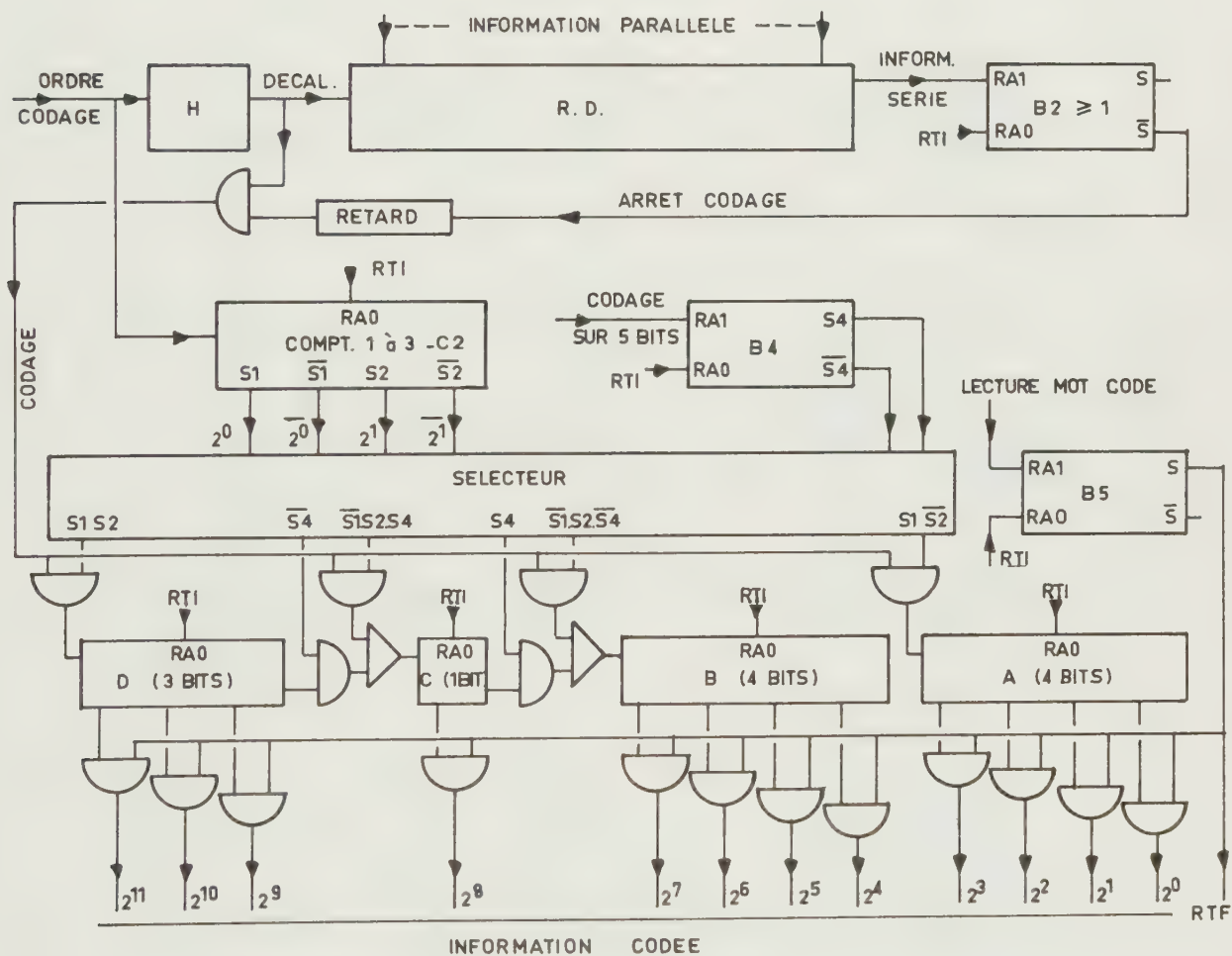


CONVERSION PARALLELE - SERIE FIG. 26

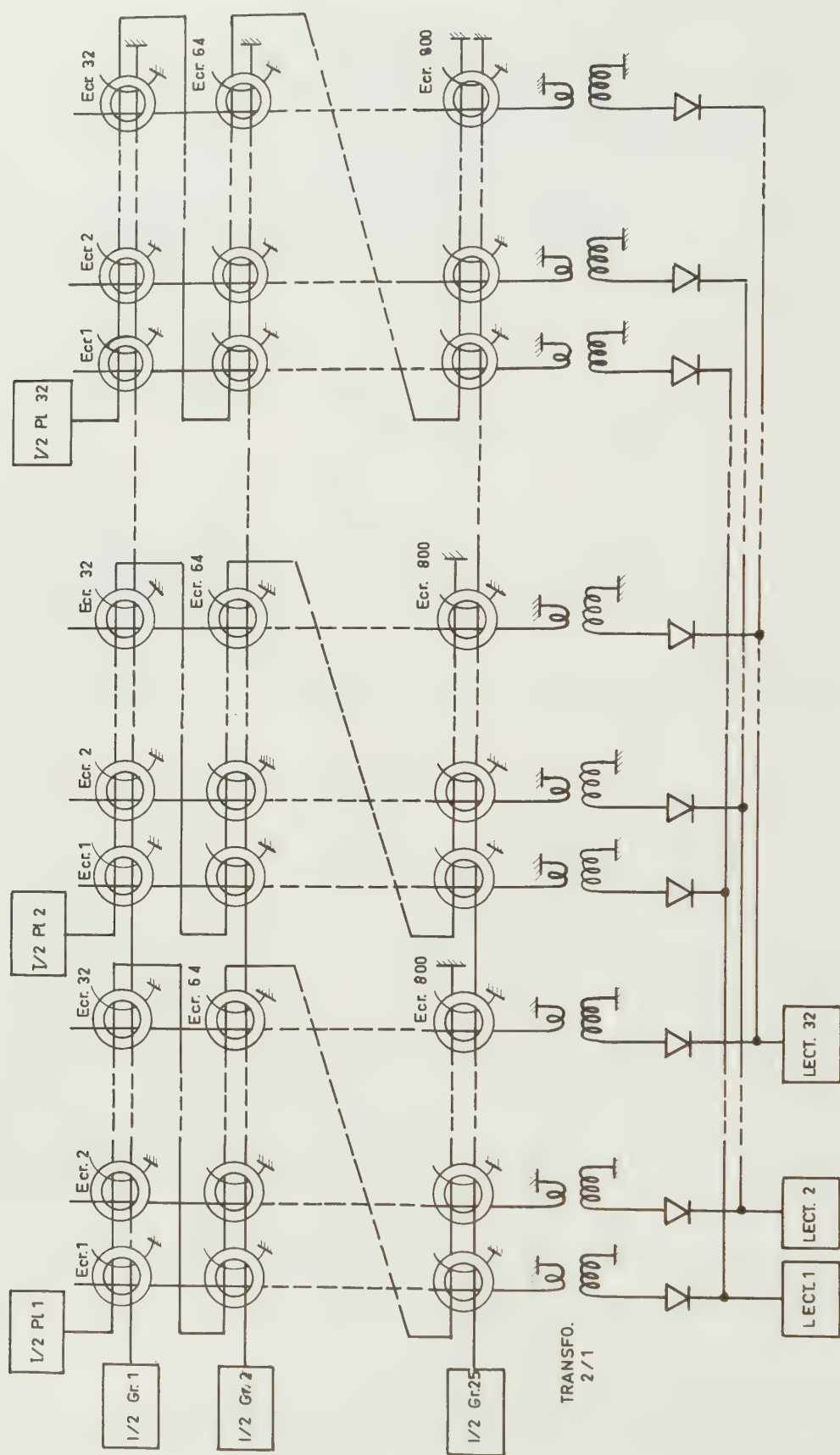
ACQUISITION DES HODOSCOPES ET DES ZONES ANGULAIRES

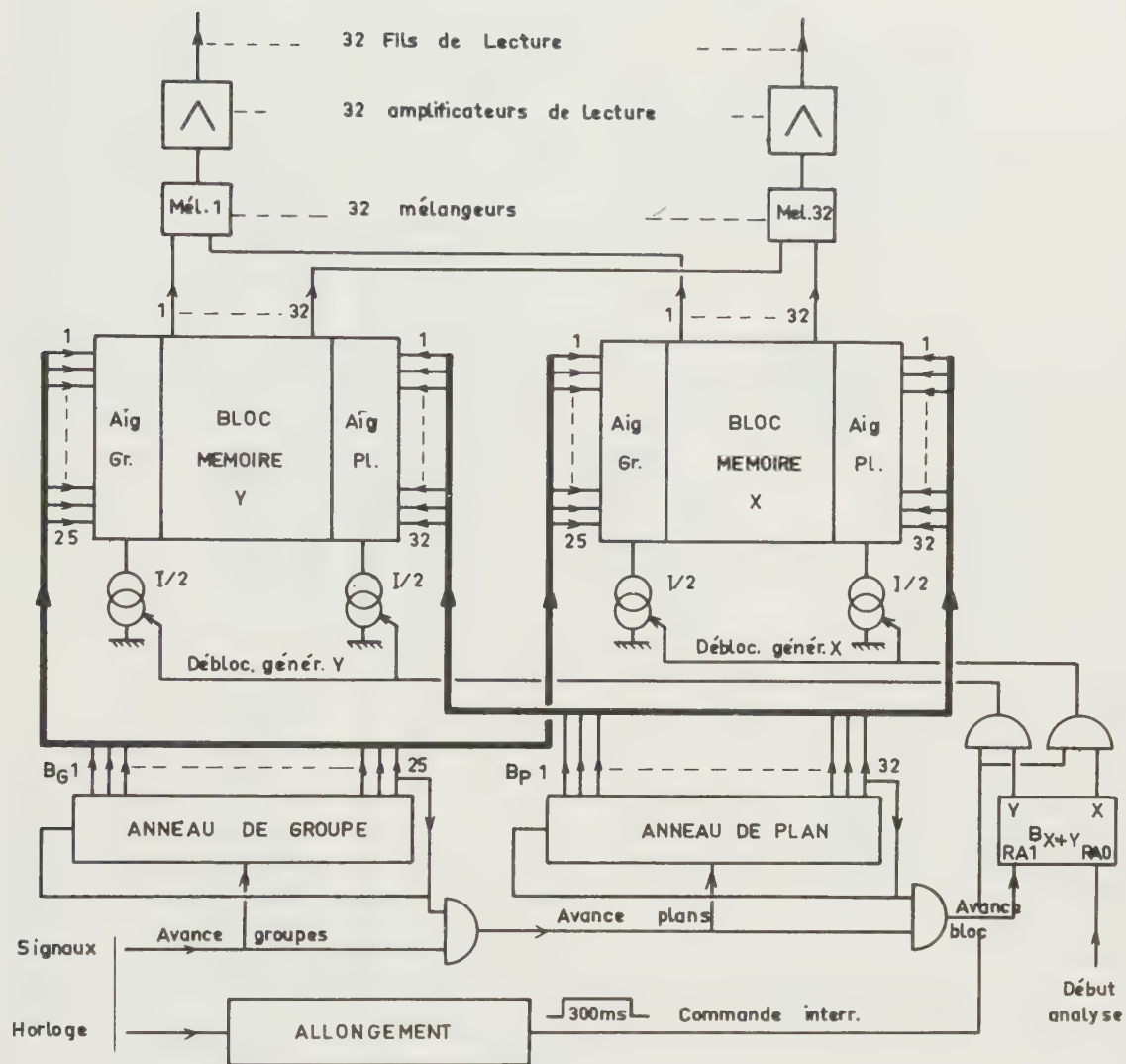


TEST DE L INFORMATION FIG. 27

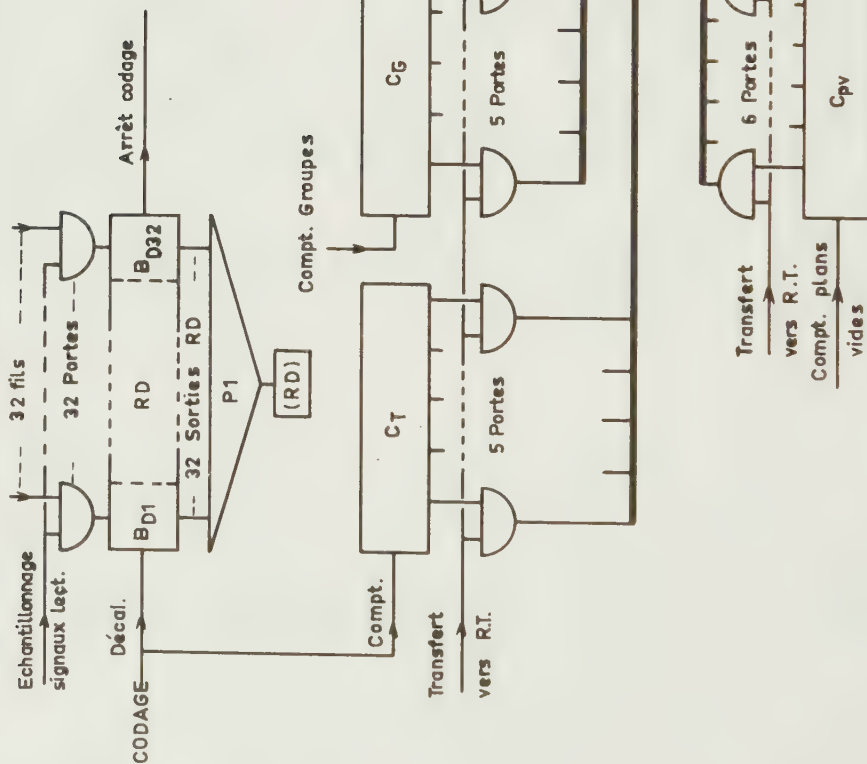


CODAGE FIG. 28

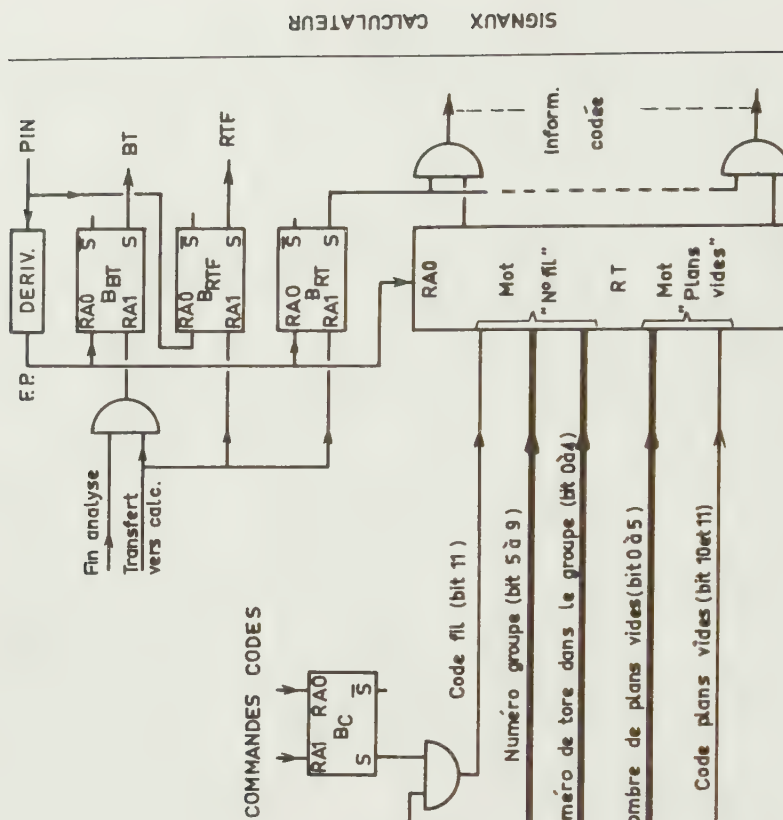




SIGNAUX LECTURE

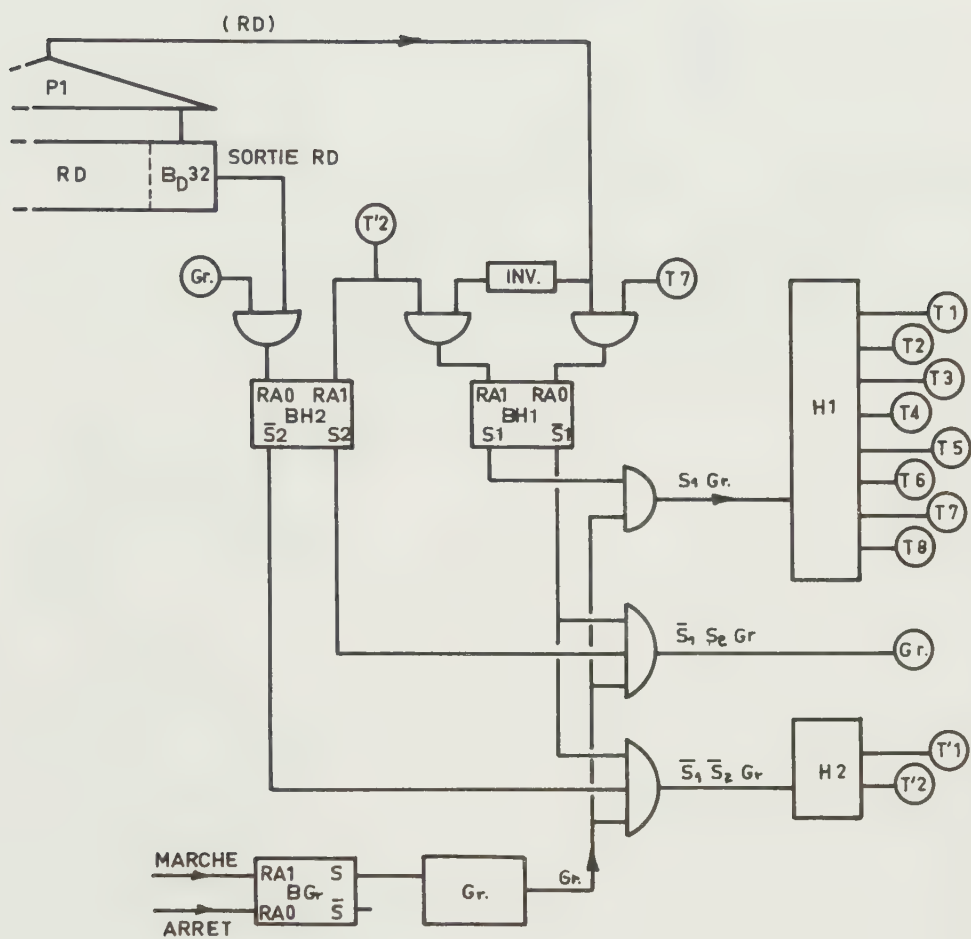


CODAGES FIGURE 31a



TRANSMISSION DES CODES AU CALCULATEUR FIG 31b

SIGNAUX CALCULATEUR



DISPOSITIF DE SYNCHRONISATION FIG 32

SYNCHR

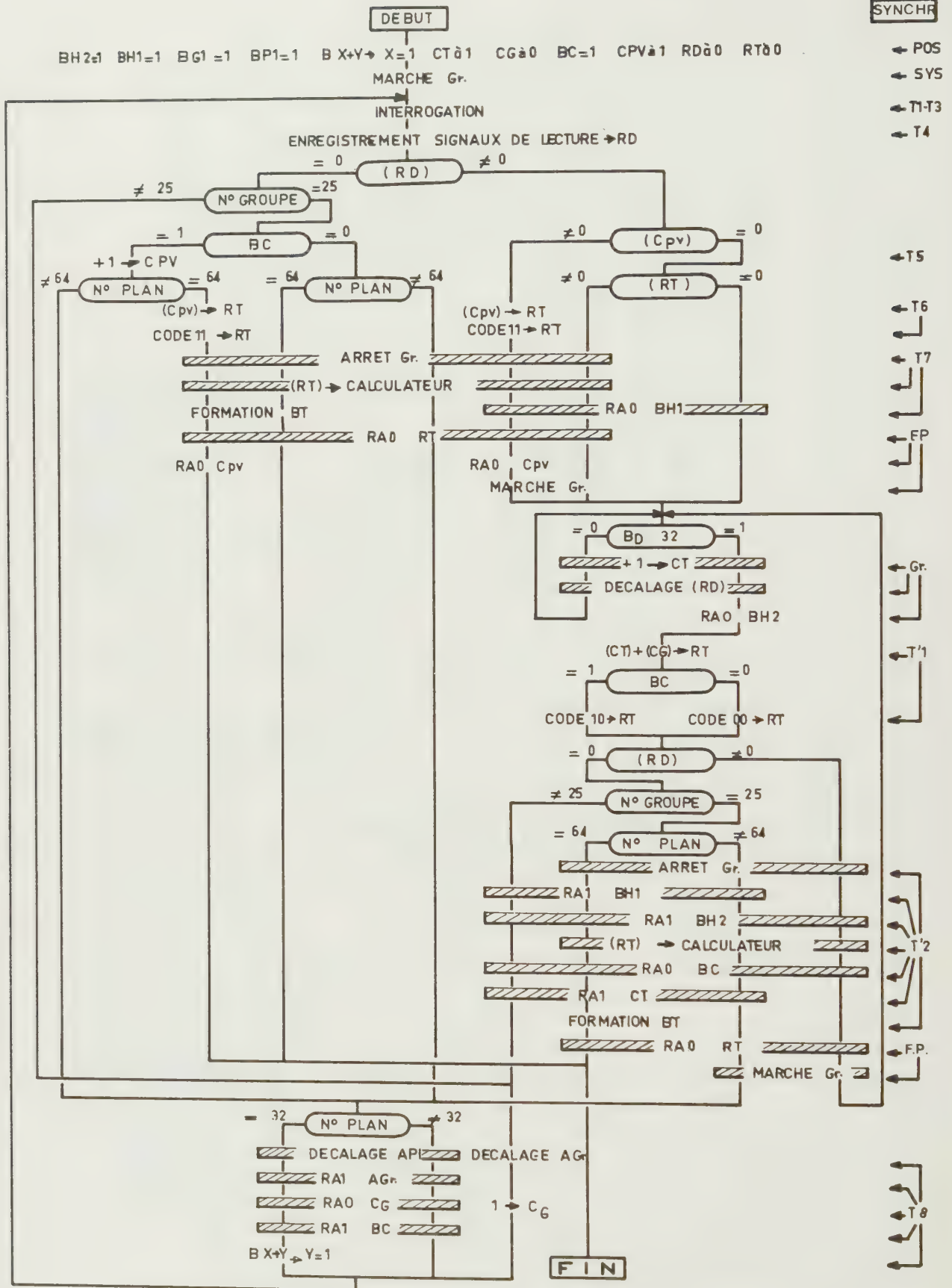
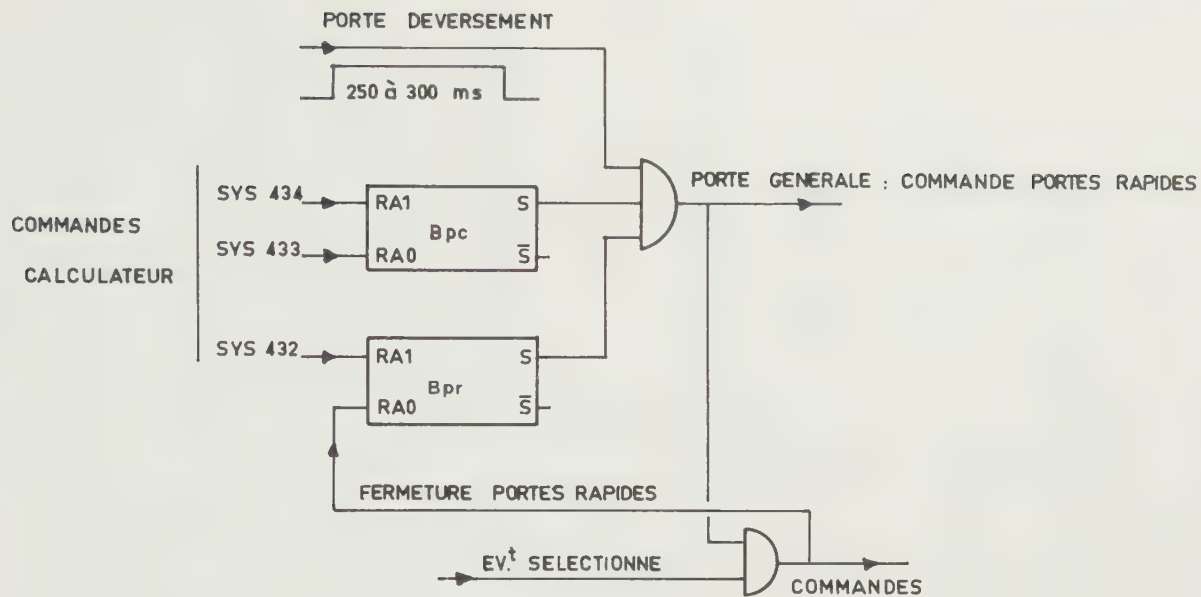
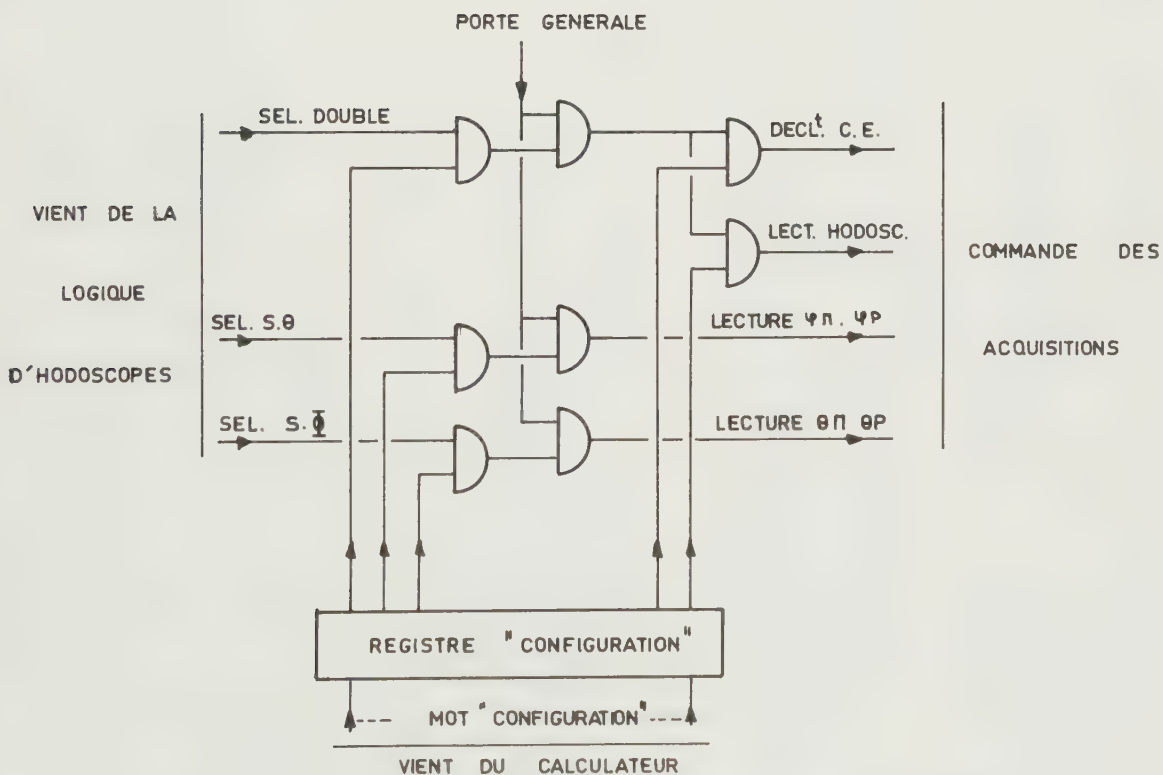


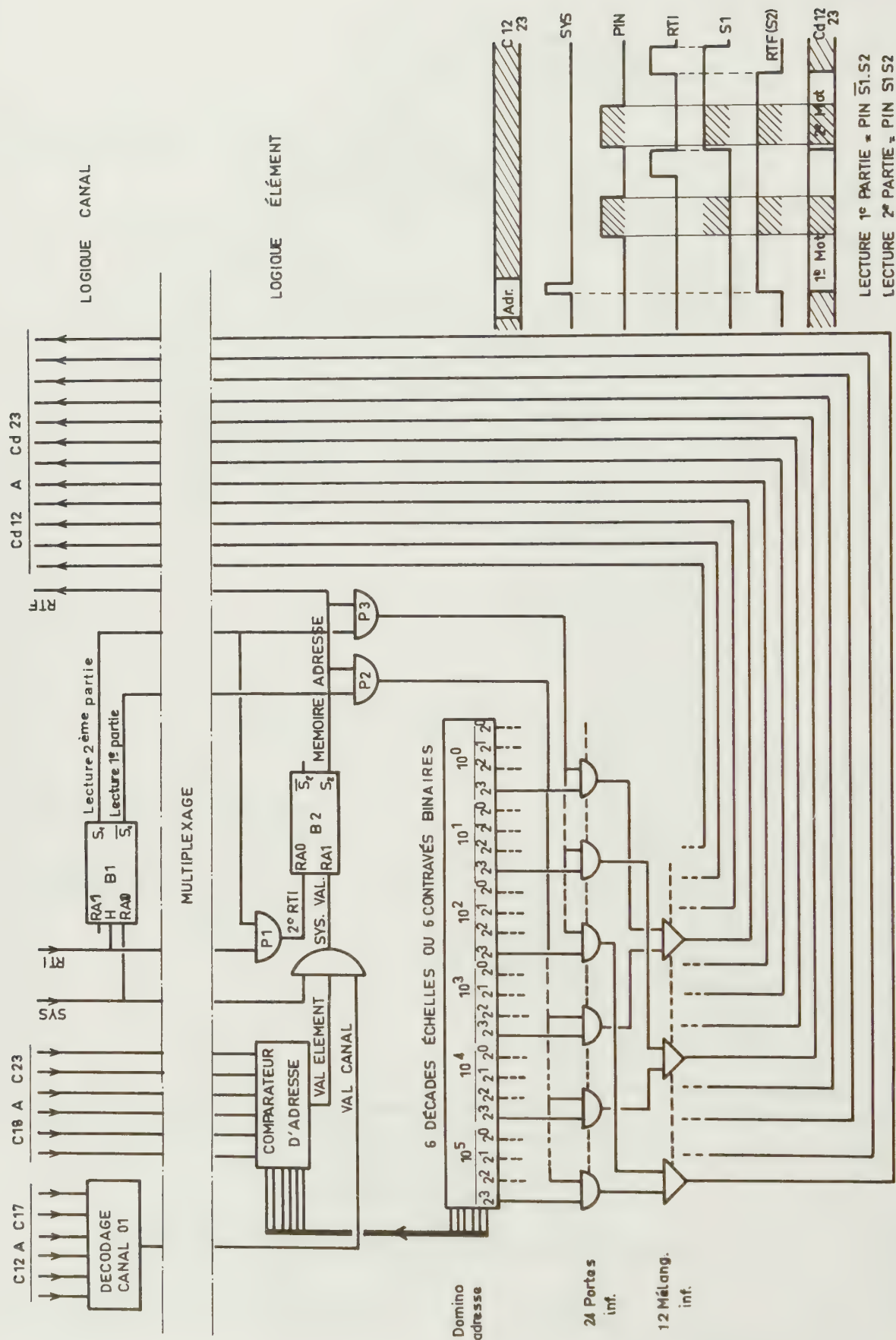
FIGURE 33

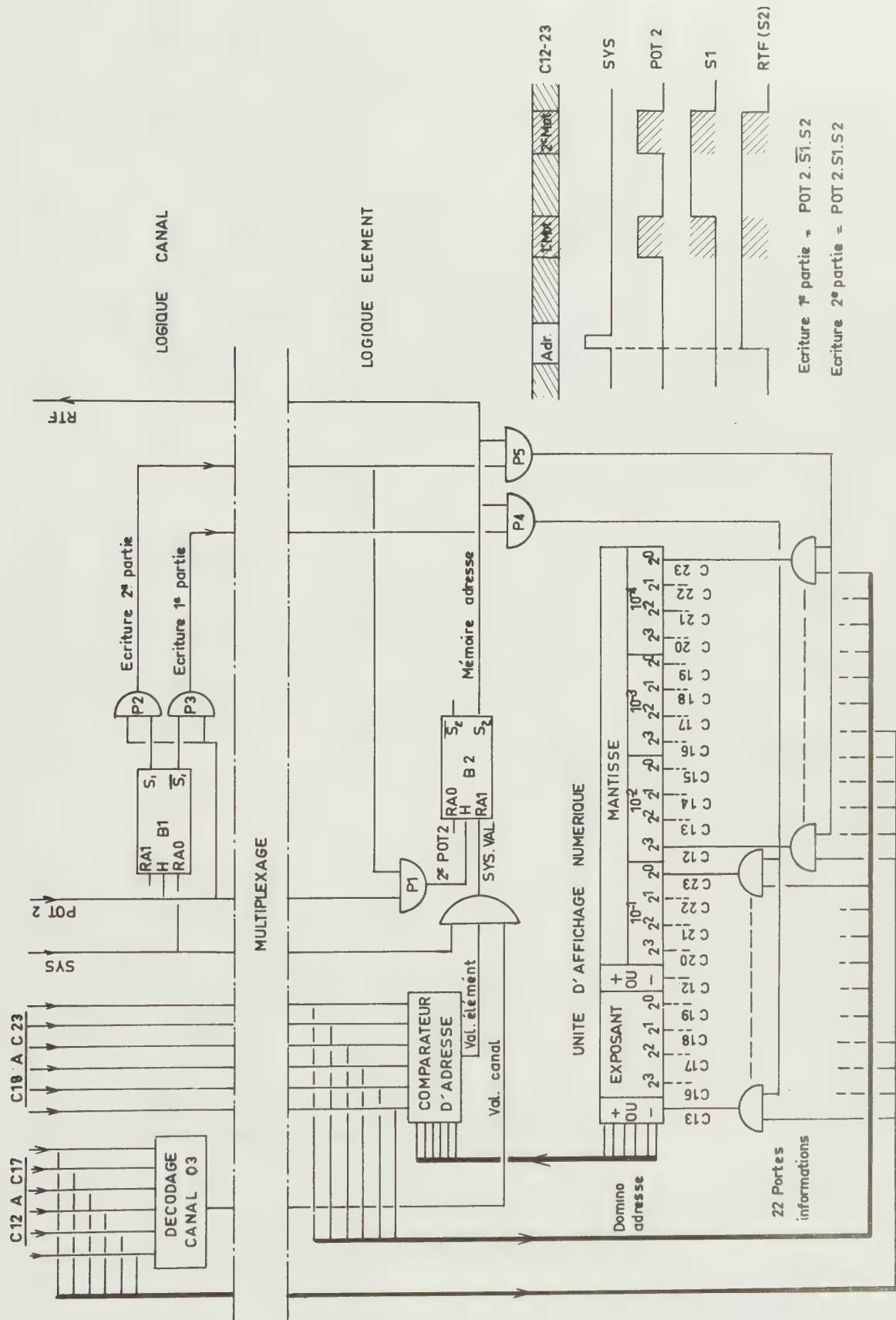


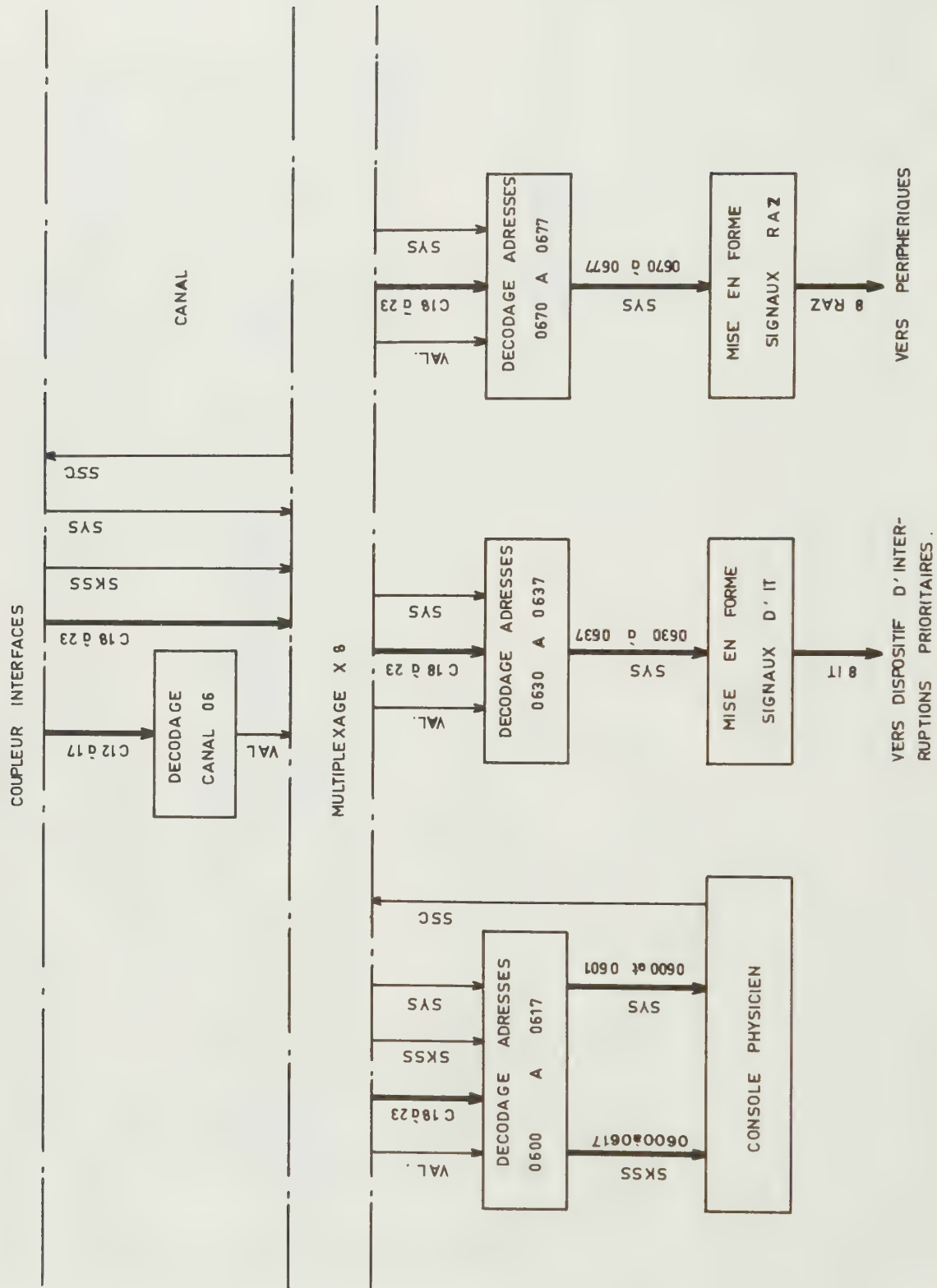
COMMANDE DES PORTES RAPIDES FIG. 34

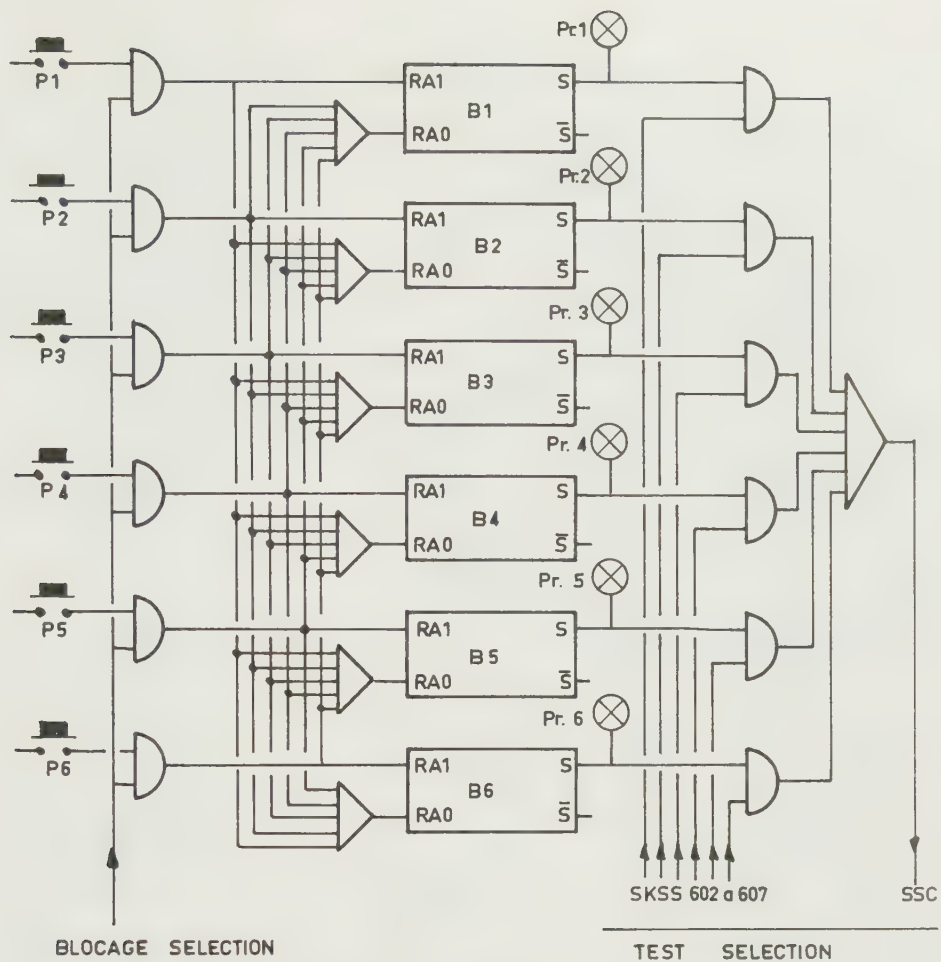


MISE EN PLACE DE LA CONFIGURATION EXPERIMENTALE FIG. 35

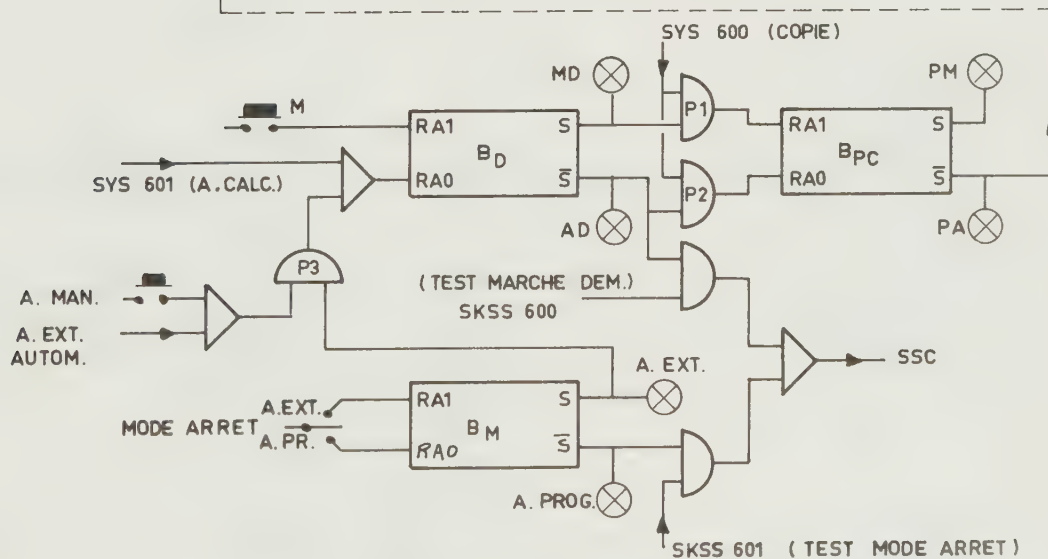






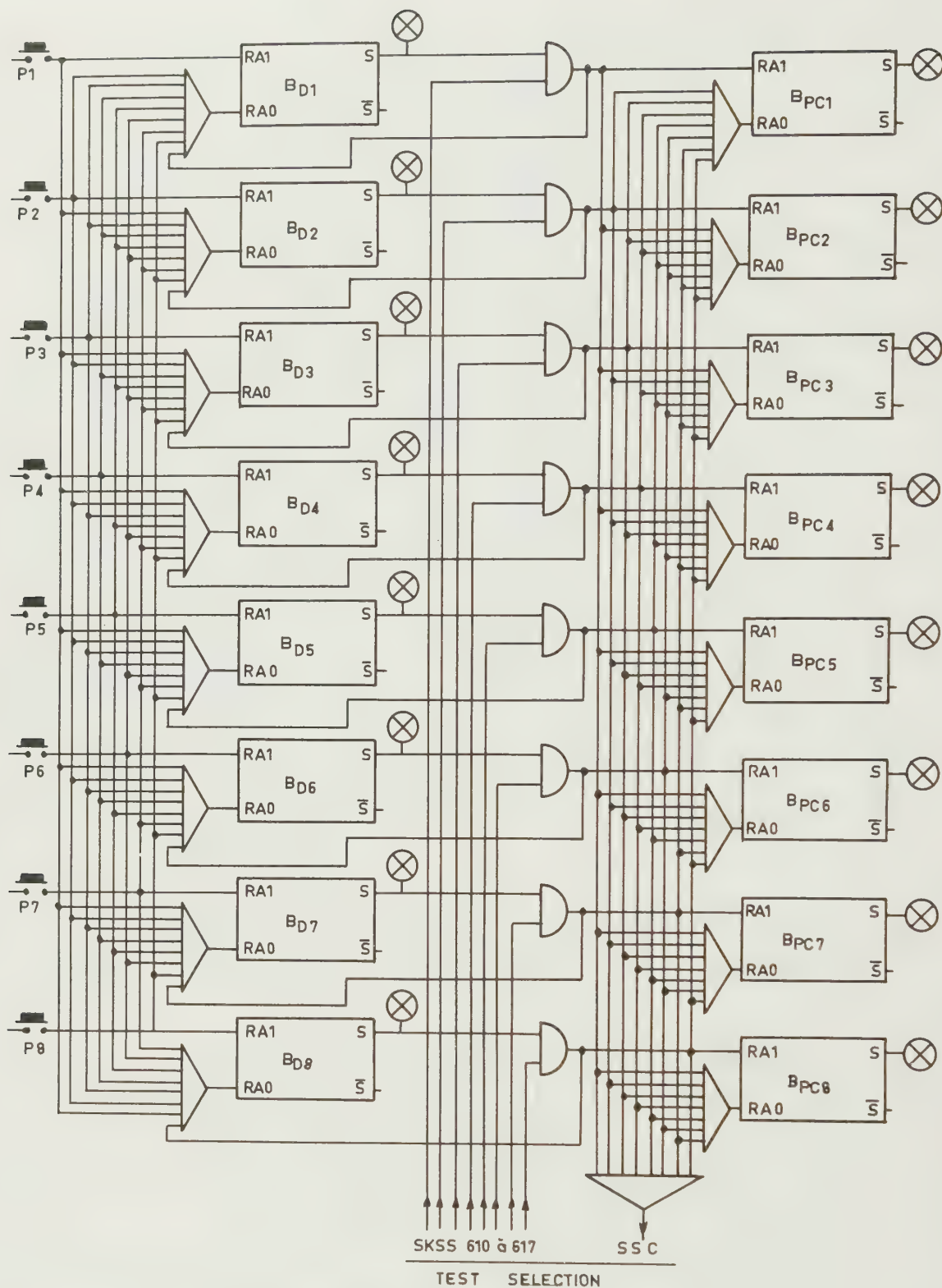


SELECTION PROGRAMME FIG 39



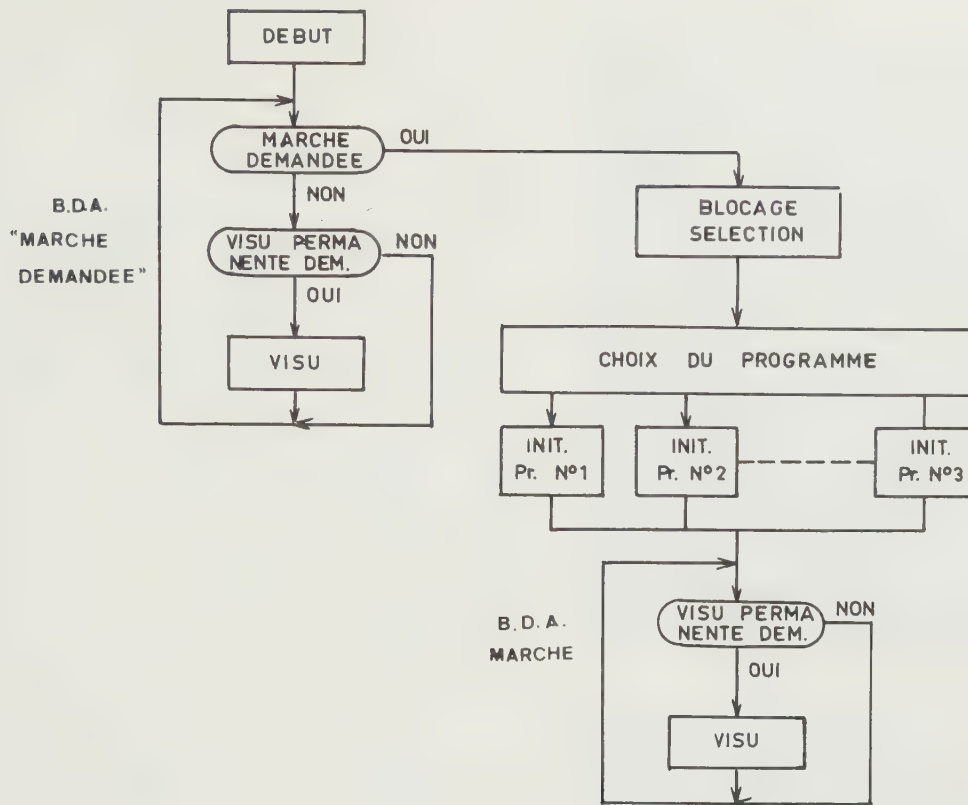
MISE EN MARCHÉ ET ARRET DE L'EXPERIENCE FIG.40

CONSOLE PHYSICIEN

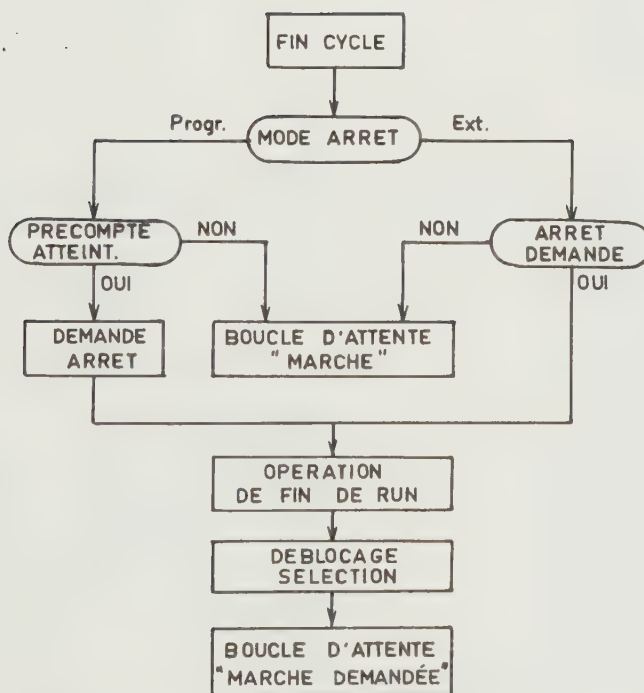


SELECTION DES SOUS-PROGRAMMES FIG. 41

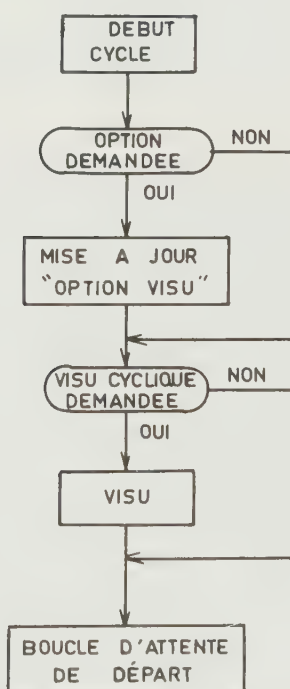
CONSOLE PHYSICIEN



DEMARRAGE D'UN RUN (a)



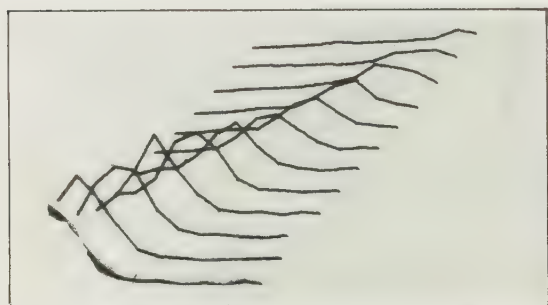
PROGRAMME DE FIN DE CYCLE (b)



PROGRAMME DE DEBUT DE CYCLE (c)



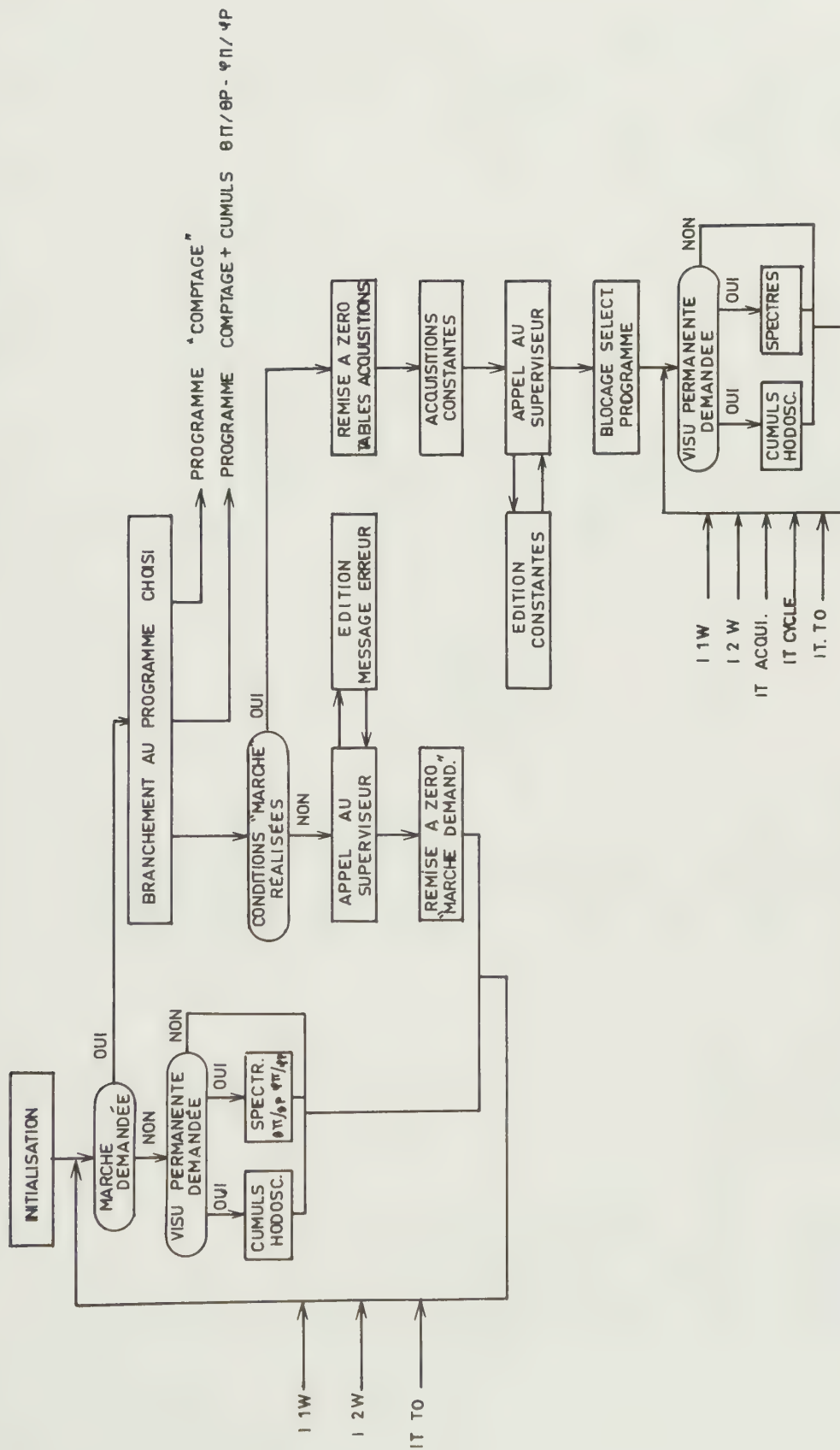
(a) Distribution, dans He, des événements sélectionnés pour le déclenchement des chambres à étincelles.

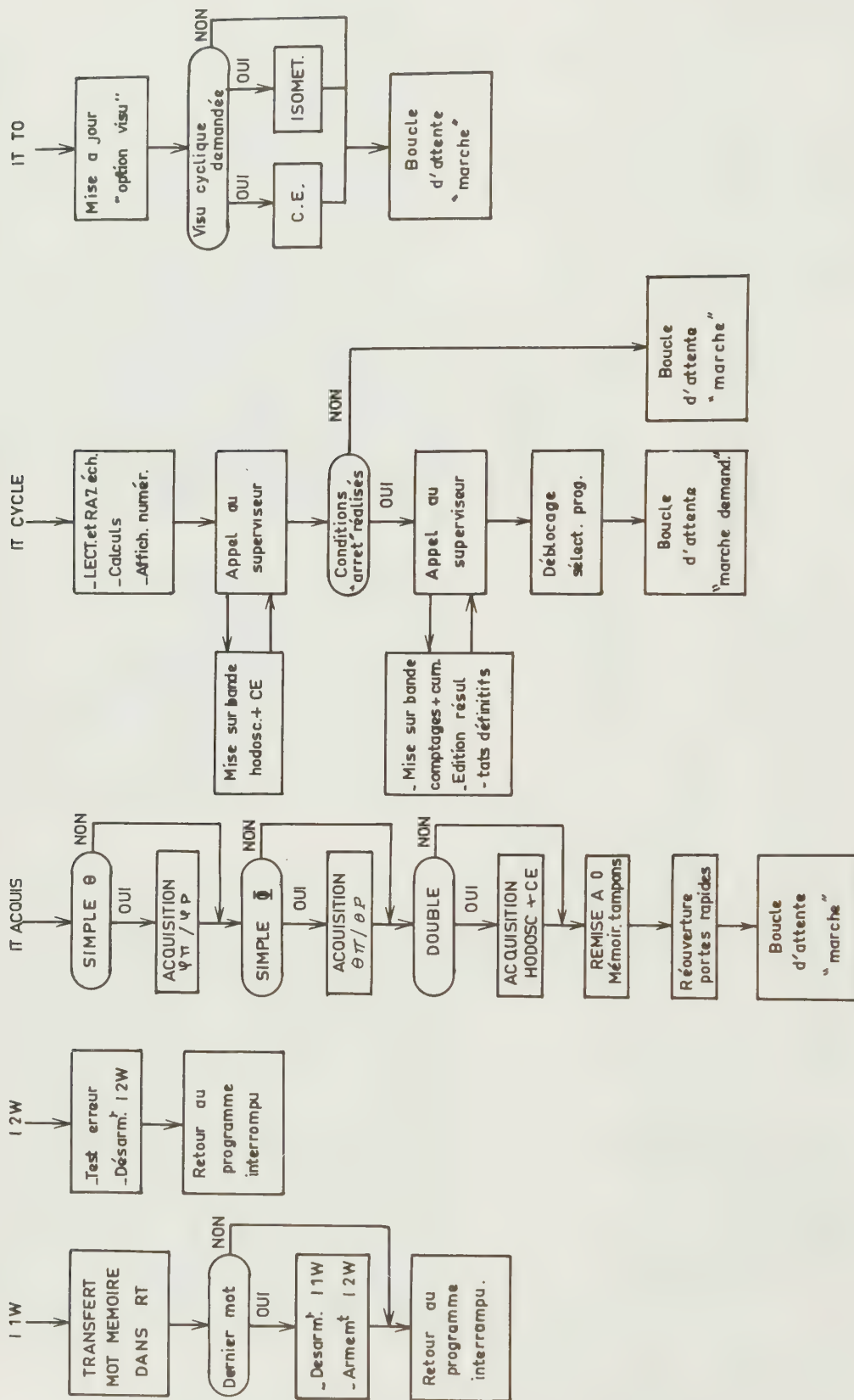


(b) Corrélations en θ des événements coplanaires.

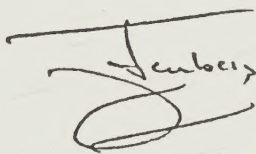


(c) Trajectoire, dans les chambres du polarimètre, d'un des protons de recul acquis au cours du cycle précédent.





Vu et approuvé
Orsay, le 8 juin 1971
Le Vice Président du Centre d'Orsay

A handwritten signature in dark ink, appearing to read "Jenbois", with a large, stylized flourish below the name.

